UNIVERSIDAD DE LA REPUBLICA

FACULTAD DE INGENIERIA

AMPLIFICADORES DE POTENCIA

HUGO VALDENEGRO

OFICINA DE PUBLICACIONES

CENTRO DE ESTUDIANTES DE INGENIERIA

1991

ANALISIS Y DISEÑO

DE

AMPLIFICADORES

DE

POTENCIA

PARTE I: AMPLIFICADORES DE AUDIOFRECUENCIA

Hugo Valdenegro

AMPLIFICADORES DE POTENCIA

PARTE I

AMPLIFICADORES DE AUDIOFREGUENCIA

Profesor Ingeniero Hugo VALDENEGRO
Profesor de Electronica Apliicada
del Instituto de Ingenieria Electrica de la
FACULTAD DE INGENIERIA
UNIVERSIDAD MAYOR
DE LA REPUBLICA
ORIENTAL DEL URUGUAY

I N D I C E

PREFACIO

BIBLIOGRAFIA

CAPITULO 1

ANALISIS Y DISEÑO DE UN AMPLIFICADOR DE POTENCIA

1.1. Introducción

1.2. Parámetros en general

1.3. La distorsión por cruce

1.4. Métodos para minimizar la distorsión por cruce

1.5. Cálculo de la tensión de la fuente.

CAPITULO 2

PRINCIPALES PARAMETROS PARA LA ELECCION DE LOS TRANSISTORES DE POTENCIA

2.1. Tensión de ruptura

2.2. Corriente de colector

2.3. Potencia disipada por el colector

CAPITULO 3

DISEÑO DE LA ETAPA EXCITADORA " DRIVER "

3.1. Datos para el diseño

3.2. Cálculo de la resistencia de colector

3.3. Fuente de corriente.

3.4. El Bootstrap.

3.5. Polarización del Driver

3.6. Ganancia

3.7. Resistencia de entrada

CAPITULO 4

ETAPA DE ENTRADA

4.1. Generalidades

4.2. Polarización de la etapa de entrada

4.3. Grados de libertad

4.4. Incidencia de los distintos componentes

CAPITULO 5

COMPENSACIONES

5.1. Compensación por Polo Dominante

5.2. Compensación Cero - Polo.

5.3. Respuesta al escalón

5.4. Sub - Compensación

5.5. Sobre - Compensación

5.6. Conclusiones

5.7. Resistencia de entrada

5.8. Realimentación

5.9. Validéz de estos resultados

5.10. Polarización

5.11. Excursión de la tensión de salida.

5.12. Ganancia de la etapa.

CAPITULO 6

LOS CONDENSADORES

6.1. Condensador de salida CL

6.2. Condensador del Bootstrap CB

6.3. Condensador de emisor CE

6.4. Condensador de Miller CM

6.5. Condensador de realimentación CF

6.6. Condensadores de desacople de la fuente e interetapa C1 y C2

6.7. Condensador de realimentación CF

6.8. Condensador de emisor, etapa de entrada C3

6.9. Condensador de entrada C4

CAPITULO 7

RESPUESTA EN PRECUENCIA DE UNA ETAPA CON IMPEDANCIA DE EMISOR

7.1. Resistencia de emisor.

7.2. Resistencia de emisor con condensador en paralelo.

7.3. Resistencia de emisor parcialmente desacoplada.

7.4. El problema de las oscilaciones.

CAPITULO 8

ETAPA DE ENTRADA, OTRAS SOLUCIONES

8.1 Mejoras posibles

8.2. La configuración PNP - NPN

8.3. Criterios para el diseño

8.4. Influencia de R_3 y R_4 en la polarización y en la realimentación.

8.5. La entrada diferencial.

8.6. Descripción del circuito.

8.7. Estabilidad de la polarización.

8.8. Ganancia.

8.9. Respuesta en frecuencia.

8.9.1. Respuesta en Baja Frecuencia.

8.9.2. Respuesta en Alta Frecuencia.

APENDICE 1

Prefacio

Con esta obra se pretende sintetizar la mayoria de los conceptos bàsicos que estructuran la Electrònica Analògica y orientarlos al estudio particular de los Amplificadores de Potencia para Audio Frecuencia.

Si bien el campo de la electrònica ha sufrido un notable cambio en las tres ùltimas dècadas; este cambio ha sido fundamentalmente a nivel tecnològico, en donde, el viejo tubo de vacio dejo su lugar al moderno circuito integrado, sin embargo estructuralmente los conceptos bàsicos se han mantenido.

Este ràpido cambio de tecnologias es motivo suficiente para orientar la enseñanza de la electrònica cada vez màs hacia los conceptos bàsicos y no a la aplicaciòn de una cierta tecnologia en particular.

Esta obra pretende englobar una serie de conceptos bàsicos que son siempre aplicables independientemente de la tecnologia que se utilice , ya sea que el amplificador a diseñar sea para construirlo con componentes discretos, para integrarlo en un Chip o para fabricar un circuito Hibrido.

Es por eso, que si bien este trabajo podria considerarse algo desactualizado pues considera circuitos con componentes discretos, cuando en la actualidad la tendencia es hacia la integraciòn, no lo es, pues su objetivo es el resalte de los conceptos fundamentales

Esta obra pretende ser autocontenida y la metodologia seguida ha sido la del crecimiento en complejidad de los circuitos en la medida que sea necesario adaptarlos a los distintos requerimientos finales.

Se ha supuesto, sin embargo, que el lector debe poseer una buena base teòrica para el anàlisis de los circuitos lineales

junto con un cierto conocimiento de los cálculos elementales de potencia.

Como eje principal del desarrollo se han considerado fundamentalmente dos estructuras básicas para amplificadores de potencia y baja frecuencia los que se analizan en profundidad y luego, a partir de ese análisis se establecen los criterios de diseño.

Los capítulos del 1 al 4 tratan los problemas de la polarización de las distintas etapas del amplificador y su relación con la potencia que se pretende obtener sobre la carga.

En el capítulo 5 se estudian las distintas compensaciones que es necesario efectuar en el amplificador para obtener una curva de respuesta plana en un rango de frecuencias que asegure un buen funcionamiento con alta calidad del sonido reproducido.

El capítulo 6 se ha dedicado al estudio en particular de cada uno de los condensadores que es necesario colocar en el circuito para su correcto funcionamiento.

Se estudia la influencia de cada uno de ellos en la respuesta en frecuencia del amplificador.

El capítulo 7 está dedicado al estudio de la respuesta en frecuencia de la etapa de entrada y de los problemas de oscilaciones que es posible que ocurran en el amplificador.

Se enuncian en este capítulo un par de teoremas generales que permitirían luego introducir desde allí la teoría de los osciladores.

Finalmente el capítulo 8 se ha dedicado al estudio de otras configuraciones con sus ventajas particulares y sus facilidades o dificultades de diseño.

Los circuitos que presentamos en el desarrollo de la obra han sido cuidadosamente probados en el laboratorio y si bien no aparecen los valores de los componentes estos pueden calcularse fácilmente con los conocimientos que se adquieran con la lectura del libro.

Se agrega una buena bibliografía que puede ser un buen complemento a la información contenida en esta obra.

Hugo Valdenegro

CAPITULO 1

ANALISIS Y DISEÑO DE UN AMPLIFICADOR DE POTENCIA CLASE "AB"

1.1 Introducción

El análisis que vamos a efectuar será el de un amplificador de potencia con salida complementaria y que funcionará con una sola fuente.

Comenzaremos por la etapa de salida la cual estará constituida por dos transistores complementarios, esto es un NPN y un PNP.

Decimos que dos transistores son complementarios cuando tienen las mismas caracteristicas en lo que respecta a: corriente de colector ,voltaje de ruptura entre colector - emisor o colector - base, disipan la misma potencia de colector y sus betas o sus h_{FE} son tales que si los llamamos h_{FE1} y h_{FE2} respectivamente su cociente tiende a 1.

$$h_{FE1} / h_{FE2} \quad \Longrightarrow 1$$

La configuración que analizaremos será la siguiente:

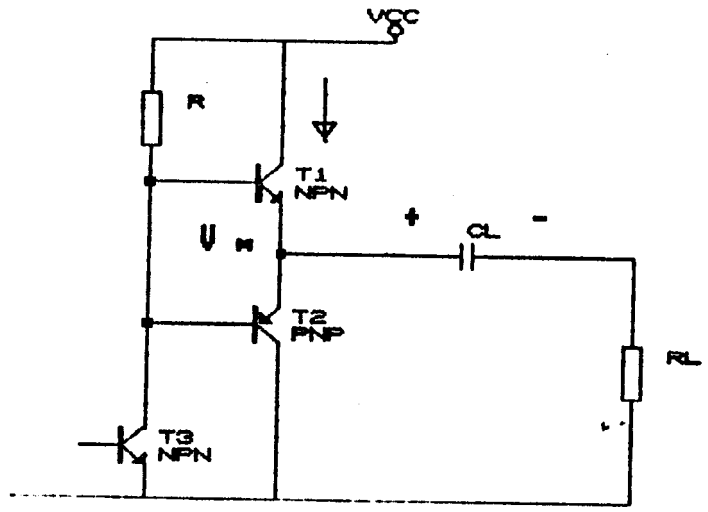


Fig. 1.

T_1 y T_2 constituyen el par complementario de salida, trabajan en la configuración colector común, de consiguiente no amplifican en tensión y la ganancia de esta etapa es menor que 1, pero a los efectos de nuestras consideraciones diremos que la ganancia vale 1.

El transistor T_3, al que denominamos "driver" o excitador funciona en la configuración emisor común, puede entonces amplificar tanto en tensión como en corriente.

Los transistores T_1 y T_2 estarán polarizados en clase "B" esto es justamente al corte, lo que implica que en ausencia de señal estarán cortados.

El transistor T_3, estará polarizado en clase "A" consecuentemente por él circulará permanentemente una corriente de reposo y será entonces el responsable de asegurar la excursión en tensión necesaria para dar la potencia requerida sobre la carga.

1.2 Parámetros generales

Comenzamos analizando el funcionamiento del circuito de la figura 1 para lo cual vamos a suponer que los componentes son ideales esto es que los V_{BE} y los V_{CEsat} valen Ø.

Tal cual lo dijéramos inicialmente los transistores T_1 y T_2 en ausencia de señal están cortados por lo tanto vamos a considerar el punto medio de los dos emisores, M a la misma tensión que el colector T_3. Como nuestro objetivo es obtener la máxima excursión posible el colector de T_3 deberá polarizarse exactamente al medio de la tensión de la fuente, por lo tanto :

$$V_M = V_{CC}/2.$$

Apliquemos ahora una tensión sinusoidal a la base de T_3, esta será amplificada e invertida por él , entonces durante el semiciclo positivo circulará corriente por el colector de T_1, por el condensador C y por la resistencia de carga R_L.

Como T_1 es un seguidor de emisor reproducirá la misma forma de onda que teníamos en el colector de T_3 sobre la carga R_L, cargándose el condensador con la polaridad indicada en la fig. 1.

Por otro lado, la juntura base-emisor de T_1 estará polarizada en directo y la juntura base-emisor T_2 en inverso, de consiguiente T_2 estará cortado.

Durante el semiciclo negativo se invierten las funciones y ahora T1 estará cortado y T2 conduciendo, siendo la carga acumulada en el condensador durante el semiciclo positivo la que suministrará la corriente de colector para T2 por lo tanto C se descargará.

La carga total acumulada en el condensador C en un ciclo completo vale Θ.

Al igual que T1, T2 es un seguidor de emisor por lo tanto reproducirá la misma forma de onda sobre RL completándose entonces el ciclo.

Vamos a calcular ahora la potencia suministrada a la carga.

Para ello vamos a introducir la siguiente notación: $V_M = \hat{V}_L$ y este $\hat{V}_L$ será desde ahora la tensión alterna sobre la carga (tensión de pico) por lo tanto la potencia a la que llamaremos P_L la anotamos como :

$$P_L = \hat{V}_L^2 / 2 R_L$$

Surge entonces un nuevo parámetro, la corriente de pico de señal a la que denominaremos $\hat{I}_L$ y que la obtenemos como:

$$\hat{I}_L = \hat{V}_L / R_L$$

El otro punto importante a considerar es el rendimiento al cual denominaremos n:

$$n = P_L / P_{DC}$$

donde P_{DC} es la potencia absorbida a la fuente de continua .

Para calcular P_{DC} consideramos solamente que la etapa de salida consume corriente de la fuente durante un semiciclo por lo tanto la corriente media I_m la obtenemos integrando la forma de onda de corriente durante un semiciclo figura 2.

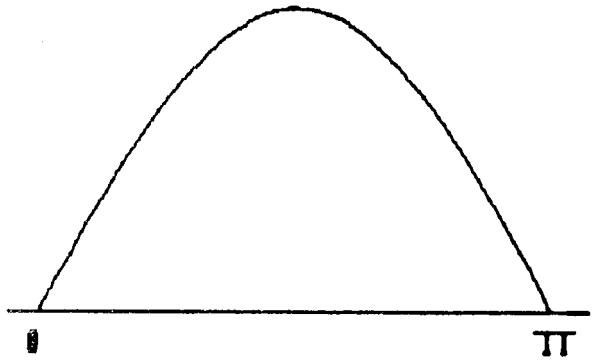


Fig 2

La potencia absorbida a la fuente será $P_{DC} = V_{CC} \cdot I_m$

Por otro lado de acuerdo a las consideraciones primarias con los transistores ideales:

$$\hat{V}_L = V_{CC}/2 \quad \text{por lo tanto} \quad P_L = V_{CC}^2/8R_L$$

$$I_m = \hat{I}_L / \pi = \hat{V}_L / \pi R_L = V_{CC}2 / 2 \pi R_L$$

$$n = P_L / P_{DC} = (V_{CC2} / 8 R_L)(2 \pi R_L / V_{CC}^2 = \pi/4 = 0.78$$

$$n = 78 \%$$

El rendimiento máximo de la etapa de salida, rendimiento máximo teórico, será entonces 78 % .

1.3. La Distorsión por cruce

Hasta ahora hemos considerado a los transistores como ideales, pero esta suposición no podemos mantenerla.

Vamos entonces a analizar que es lo que ocurre cuando pretendemos dar continuidad a la sinusoide sobre la carga cuando ésta en realidad está formada por dos semisinusoides

provenientes de cada uno de los transistores de salida.

Para ello deberíamos admitir que cuando uno de los transistores corta, en ese mismo instante el otro comienza a conducir, pero ya sabemos que por las características propias del dispositivo su comportamiento es distinto para corrientes débiles de colector que para corrientes fuertes; de consiguiente se produce una deformación de la sinusoide en la zona próxima a Ø tal cual se indica en la figura 3.

Se produce una especie de aplastamiento en las proximidades del cruce por Ø que da lugar a que aparezca un punto de inflexión, por lo tanto la forma de onda resultante sobre la carga tendrá el aspecto de la figura 4.

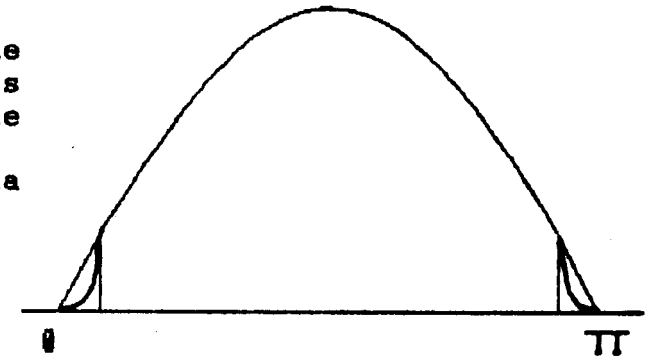


Fig. 3

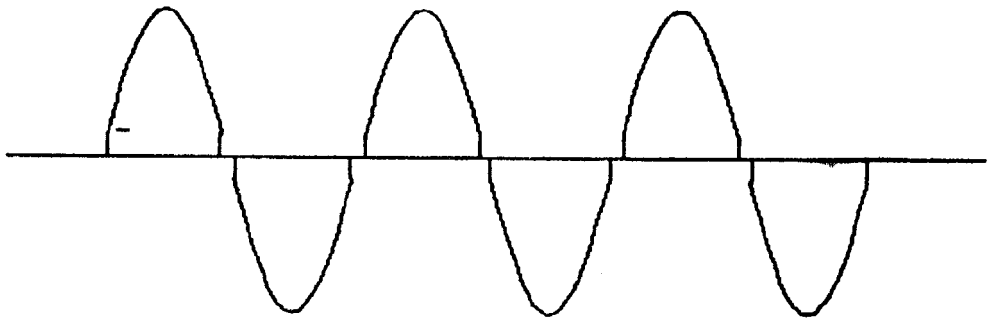


Fig. 4

Este fenómeno se conoce como distorsión por cruce CROSSOVER.

Cuanto más bajo sea el nivel de señal con el que estamos trabajando más notable será este efecto haciéndose prácticamente intolerable para niveles de señal del orden de los V_{BE}.

Para grandes niveles de señal este efecto se reduce notablemente.

A los efectos de resolver el problema la solución sería mantener a los transistores de salida, en lugar de cortados en ausencia de señal, conduciendo una corriente muy baja.

A este tipo de polarización se la denomina clase "AB"

Para que podamos considerar a los transistores de salida en esta situación debemos polarizarlos en el umbral de la conducción, esto es aproximadamente con una tensión V_γ entre Base- Emisor.

Para ello tenemos técnicamente varias soluciones las cuales han de presentar ventajas e inconvenientes. La primera solución seria intercalar entre las bases de T_1 y T_2 una pequeña resistencia R' que introdujera una caida de tensión del orden de $2V_\gamma$ a expensas de la corriente de colector T_2, tal cual lo indicamos en la figura 5.

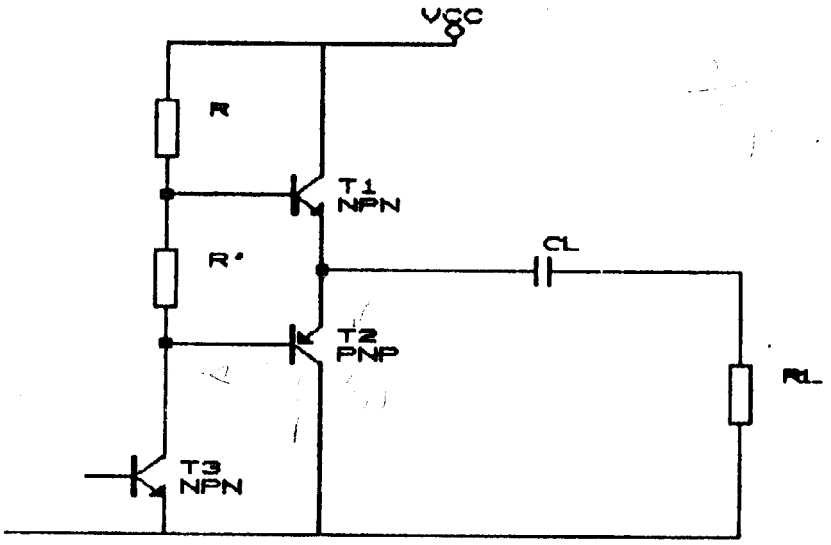


Fig. 5

R' la calcularíamos entonces como:

$$R' \, I_{C2} \cong 2 \, V_\gamma \qquad\qquad R' \simeq 2 \, V_\gamma \, / \, I_{C2}$$

Esta solución si bien tiene como ventaja la de ser muy sencilla, trae aparejada una serie de inconvenientes, el primero es la dificultad de establecer con precisión el valor de V_γ, ya que si lo superamos los transistores de salida estarán en franca conducción y como no tienen ningún elemento limitador de la corriente la potencia disipada por los colectores podria ser muy elevada y traer como consecuencia la destrucción de los transistores.

Por otro lado, los transistores de potencia presentan áreas de juntura bastante grandes por lo cual la temperatura no es homogénea en toda ella produciéndose lo que se denomina el **PUNTO CALIENTE, "HOT POINT"** y por consiguiente la destrucción de la juntura por efecto térmico.

El segundo inconveniente de esta solución es que esa caida de tensión de $2 \, V_\gamma$ depende fuertemente del valor de I_{C2} y si esta variara por cualquier motivo esta variación se reflejaria en ese valor.

En consecuencia es una solución a descartar por completo.

Si el problema que queremos resolver es este último podemos sustituir la resistencia por un par de diodos de silicio si los transistores son de ese material o por un diodo de silicio si los transistores son de germanio.

En ninguno de los casos esta solución es suficiente por si sola puesto que si los transistores son de silicio y $V_\gamma \simeq 0.5$, dos diodos de silicio producirian una caida de 1.4 voltios en lugar de 1 V. como seria deseable.

Si los transistores son de germanio $V_\gamma = 0.2$ V por lo tanto 2 V_γ aprox. 0.4 V y $V_D \simeq 0.7$ V por lo tanto tampoco funciona, será entonces necesario utilizar algún elemento más.

Podriamos utilizar resistencias en los emisores para absorber la caida de tensión excedente tal cual lo muestra la fig. 6.

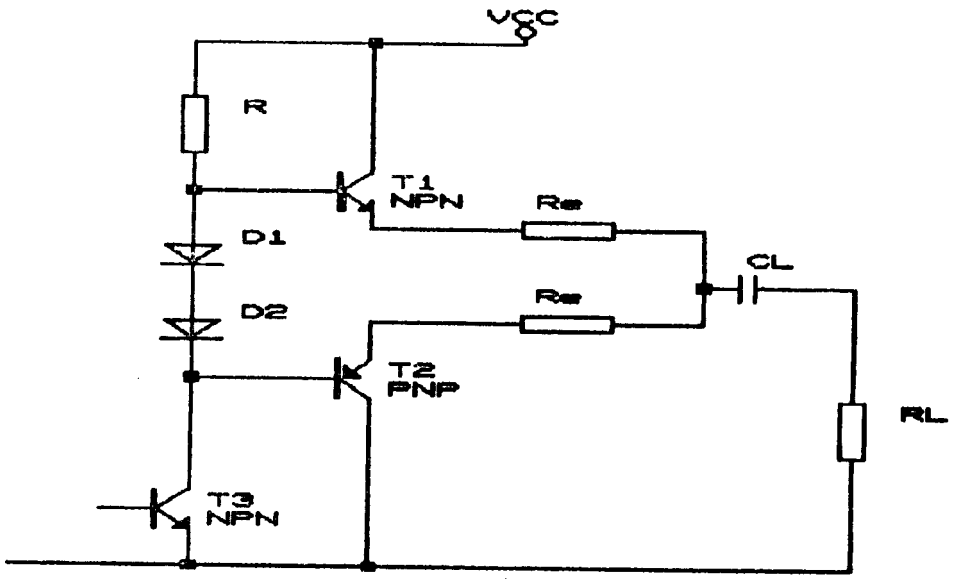


Fig. 6

El valor de Re deberá ser tal que se cumpla que :

$$2\ V_D = 2\ V_\gamma + 2\ Re\ I_o$$

$$V_D = V_\gamma + Re\ I_o$$

$$Re = V_D - V_\gamma / I_o$$

Para el calculo de Re debemos asumir una corriente de reposo I_o, la cual no deberá ser demasiado grande a los efectos de impedir un calentamiento permanente de los transistores por ese motivo , lo que va en desmedro del rendimiento de la etapa de salida.

A los efectos de tener una idea del orden de valores para Re podemos asumir una corriente de reposo, I_o del orden de 5 mA.

$$I_o = 5 \text{ mA.} \qquad V_D = 0.7 \text{ V} \qquad V_\gamma = 0.5 \text{ V}$$

$$Re = (0.7 - 0.5)/ 5 = 40 \text{ ohms.}$$

Si consideramos ahora que nuestro amplificador alimenta una carga de baja resistencia tal como seria un parlante cuyas impedancias caracteristicas son del orden de 4 u 8 ohms el valor de 40 ohms de la resistencia de emisor seria muy superior al de R_L por lo tanto se disiparia mucha más potencia sobre las resistencias de emisor que sobre la propia carga.

De consiguiente esta solución se descartaria .

Como solución intermedia podriamos utilizar dos diodos como tensión de referencia y luego ajustar el valor de 2 V_γ con un divisor resistivo tal como se indica en la figura 7.

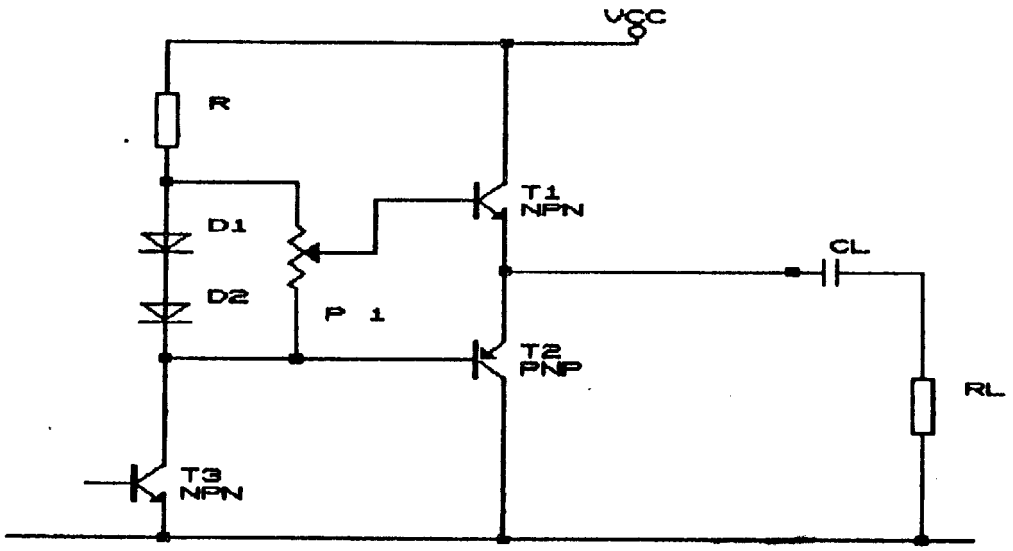


Fig. 7

Para que esta solución asegure una polarización estable la corriente que circula por el divisor resistivo ha de ser pequeña comparada con la que circula por los diodos y grande frente a las de base.

Se trata entonces de una solución bastante comprometida.

El segundo aspecto a criticar de esta solución es el siguiente: una vez que el PRESET asegure un valor de 2 V_γ cuando los transistores estén trabajando con señal se calentarán con lo cual disminuirá el valor de V_γ preestablecido produciéndose el

indeseado aumento de la corriente de colector.

Para minimizar este efecto podemos compensar al divisor colocando un termistor del tipo NTC, tal como se muestra en la fig. 8. el cual se colocará sobre el disipador de los transistores de potencia.

Otra cosa que seria conveniente hacer a los efectos de mejorar esta situación seria colocar los diodos D_1 y D_2 también en contacto térmico con el disipador.

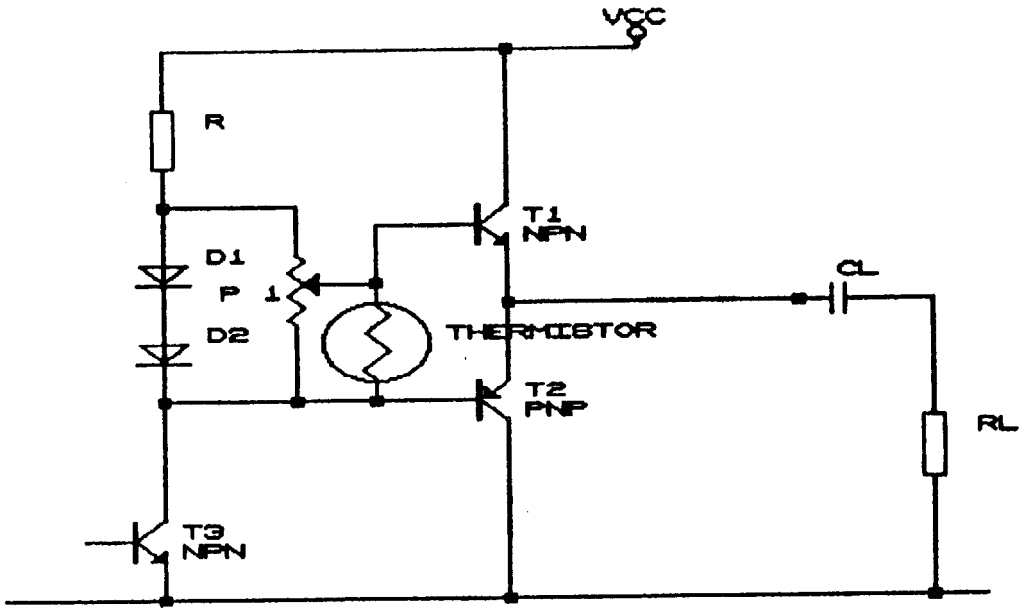


Fig. 8

De esta forma se consigue una realimentación térmica negativa que favorecerá la estabilidad de la polarización.

Finalmente como solución de compromiso entre todas estas vamos a utilizar una configuración a la que llamamos " MULTIPLICADOR DE V_{BE} " tal como lo indica la fig. 9

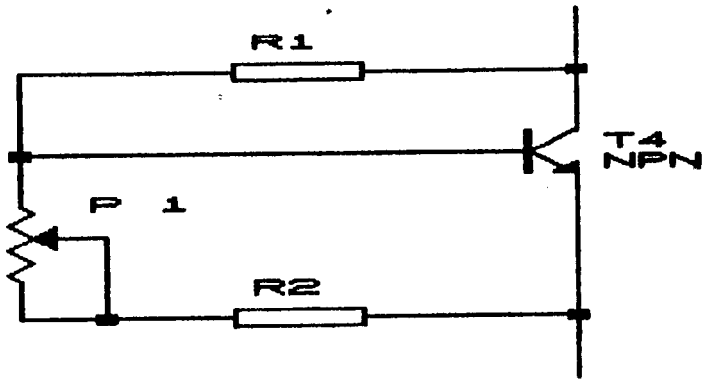


Fig. 9

Si el transistor tiene un Beta alto y la corriente que circula por el divisor formado por R_1, P y R_2 es grande frente a la corriente de base se puede aproximar V_{CE} por la siguiente expresión :

$$V_{CE} = V_{BE} \left(1 + \frac{R_1}{R_2 + P} \right)$$

Variando el valor de P podemos obtener tensiones de V_{CE} desde algo más que V_{BE} hasta los valores que queremos, en paticular $2V_y$.

Si bien en principio podemos hacer R_1 o R_2 variables hay una razón constructiva que nos obliga por seguridad a variar R_2 y no R_1, la razón es que si P se corta el transistor quedará saturado con lo cual Vce será igual a V_{BE} y consecuentemente el amplificador distorsionará pero no se quemarán los transistores de salida.

Si hubiéramos optado por variar R_1 y ésta se corta, el transistor quedará cortado con lo cual la tensión entre bases quedará indeterminada, haciendo que al menos T1 conduzca fuertemente.

A los efectos de tener la realimentación térmica a la que ya nos refiriéramos, es conveniente unir térmicamente el transistor del multiplicador con el disipador de los transistores de salida.

1.4.Cálculo de la Tensión de la Fuente

En general cuando vamos a diseñar un amplificador de potencia los únicos datos que poseemos son la potencia que queremos suministrar a la carga, P_L y la resistencia de carga R_L

El resto de las cosas las tenemos que calcular y una de ellas es el mínimo valor necesario de la fuente de tensión para que el amplificador funcione correctamente entregando la potencia deseada .

Para ello vamos á considerar todos los elementos que intervienen en este cálculo.

Vamos entonces a agregar una resistencia en el emisor del excitador, la cual mejorará la estabilidad de la polarización del mismo.

A los efectos de simplificar el dibujo vamos a representar el multiplicador de V_{BE} por una fuente de tensión.

Para calcular V_{CC} mínimo vamos a considerar que si queremos dar una potencia P_L sobre R_L necesitamos una excursión de :

$\hat{V}_L^2 = 2 P_L R_L$ como minimo.

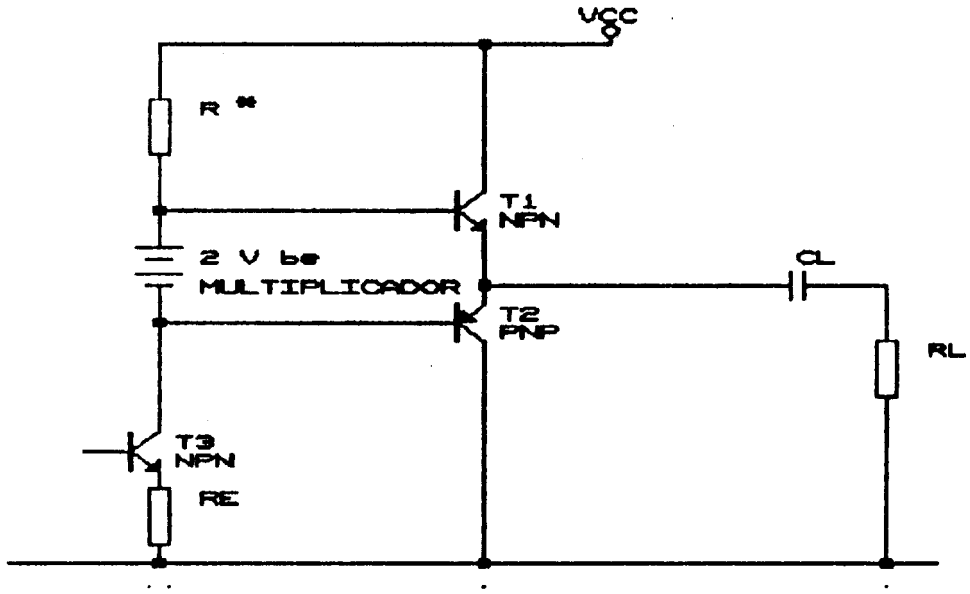


Fig. 10

A eso debemos de agregarle el voltaje de saturación de T_1 y por el otro lado en lugar de la saturación de T_2 debemos de recorrer el camino indicado en la fig.10 con el fin de asegurarnos que T_2 no sature.

De consiguiente Vcc minimo Vce estará dado por la ecuación

$$(V_{cc})\ min. = 2\hat{V}_L + V_{CE\ sat1} + V_{BE2} - V_{CE\ sat2} + R_E I_{C2}$$

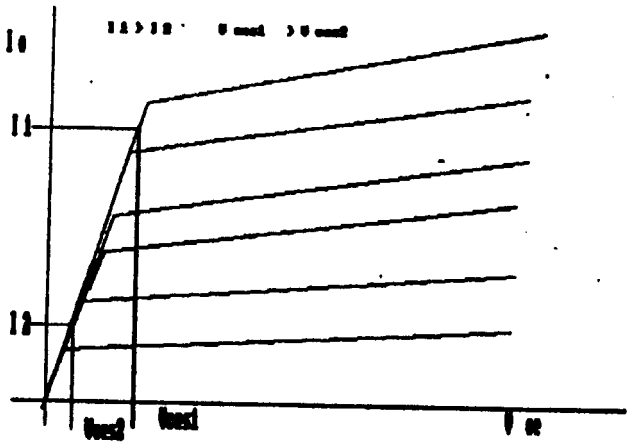
De los cinco términos que constituyen esta ecuación solamente conocemos con exactitud el primero $2\hat{V}_L$, el resto no, por lo que los hemos de asumir.

Comenzamos con el $V_{CE\ sat\ 1}$, si tomamos $V_{CEsat1} = 0.3$ V. como es usual, encontramos una incompatibilidad, pues si $V_{CEsat\ 1} = 0.3$ V y $V_{BE} = 0.7$ V. porque está saturado, estas dos condiciones no son compatibles en el circuito de la figura .

Esta situación se salva perfectamente pues nuestra hipótesis de considerar $V_{CE\ sat} = 0.3$ V es incorrecta, pues recordando las caracteristicas de salida del transistor en la configuración colector común, vemos que al aumentar la corriente del colector, aumenta el $V_{CE\ sat}$ por lo tanto para corrientes altas seria más acertado tomar valores de $V_{CE\ sat}$ mayores, del orden de 1 o 1.5 V

Estos datos se pueden sacar de las Hojas de Datos de los transistores o bien suponerlos dando un cierto margen para que

$V_{CE} >> V_\sigma$



V_σ es la tensión de saturación de la juntura base-emisor

Fig. 11

Para mantenernos siempre en la situación del peor caso (WORST CASE) para V_{BE} asumimos un valor del orden de V_σ , para redondear podemos poner $V_\sigma \simeq 1$ V.

Para V_{CES2} aplicamos el mismo criterio que para V_{CES1} y finalmente para la caida en R_E ==> $R_E I_{CS}$, como no conocemos ninguno de los dos, elegimos $R_E I_{CS}$ de tal forma que sea compatible con la estabilidad de la polarización de T_S, podemos utilizar los criterios usuales de $R_E I_{CS} \simeq 3 V_{BE}$.

A los efectos de familiarizarnos con estos elementos y con los órdenes de valores veamos un ejemplo.

Supongamos que :

$$P_L = 20 \text{ W.} \quad \text{y} \quad R_L = 8 \text{ ohms.}$$

calculamos entonces (Vcc) min.

$$\hat{V}_L = \sqrt{2 P_L R_L} = \sqrt{2 \times 20 \times 8} = 320 \simeq 17.5 \text{ V.}$$

$V_{CES1} = 1$ V. $V_{CES2} = 1$ V. $V_{BE} = 1$ V. $R_E I_{CS} = 2$ V.

$$(V_{CC})_{min.} = 2 \times 17.5 + 1 + 1 + 1 + 2 = 40 \text{ V}$$

CAPITULO 2

PRINCIPALES PARAMETROS PARA LA ELECCION DE LOS TRANSISTORES DE POTENCIA

2.1 Tensión de Ruptura

Una vez determinado el valor de la fuente de continua a utilizar, V_{cc} podemos empezar a elegir los transistores de salida ; el primer valor que han de satisfacer sus parámetros es la tensión de ruptura entre colector y emisor o entre colector y base .

Recordando que cuando uno de ellos está saturado el otro estará cortado y por lo tanto la tensión aplicada entre colector y emisor será prácticamente la de la fuente , por lo tanto y como criterio de seguridad la tensión de ruptura deberá ser al menos un 10 % mayor que V_{cc} por lo tanto:

$$(V_{br\ CE} \text{ o } V_{br\ CB})\ \min > o = 1.1\ V_{cc} \quad .$$

En nuestro ejemplo, mayor de 44 V.

2.2 Corriente de Colector

El segundo parámetro que nos interesa determinar es la corriente máxima que circulará por el colector y esta será $\hat{I}_L$ por lo tanto calculamos:

$$\hat{I}_L = \hat{V}_L / R_L = 17.5 / 8 \simeq 2.2 \text{ A}$$

Como el transistor conduce sólo en un semiperiodo, calculamos entonces la componente de continua de la corriente del colector.

Para ello utilizamos el mismo método que para el cálculo de la componente de continua en un rectificador monofásico de 1/2 onda.

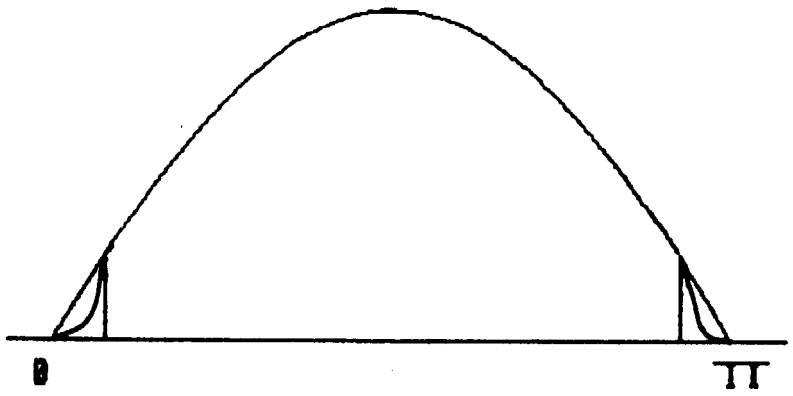


Fig. 12

$$I_{DC} = \hat{I}_L / \pi$$

En el ejemplo resulta

$$I_{DC} = 2.2/\pi \simeq 0.7 \text{ A}.$$

Al igual que para el caso de la Tensión vamos a tomar un cierto coeficiente de seguridad del orden del 10% , por lo tanto la corriente de continua minima que deberá soportar será de 0,77 A.

2.3 Potencia disipada por el Colector

Para calcular la potencia disipada por los colectores vamos a calcular la potencia absorbida a la fuente y le restamos la potencia a dar sobre la carga.

$$P_{DC} = V_{DC}\, I_{DC} = 40 \times 0.7 = 28\ W$$

$$P_L = 20\ W \qquad P_{Col} = (P_{DC} - P_L)/2$$

Aplicamos el mismo criterio que en los casos anteriores por lo tanto la potencia que han de disipar los colectores deberá ser de por lo menos 5 W.

Para el cálculo de estos parámetros hay que tener presente que esa ha de ser la potencia disipada y en principio deberá pensarse que se agregará un disipador de forma tal que esa sea la potencia disipada a temperatura ambiente.

Podria pasar que en esas condiciones el disipador resultante fuera de dimensiones muy grandes, lo que lo haria costoso y poco efectivo por lo tanto podriamos admitir un cierto aumento de temperatura, por encima de la temperatura ambiente, pero ese incremento no deberá ser superior a los 30 a 35° C pues de lo contrario se veria afectado bastante el valor de los V_γ de los transistores.

Por otro lado es conveniente que los transistores de salida, de ser posible trabajen relativamente frios pues eso redunda en una mejor performance del circuito y una mayor duración de los dispositivos.

El último aspecto que vamos a analizar en este punto es el rendimiento de la etapa de salida.

Como siempre el rendimiento lo definimos como:

$$\eta = P_L / P_{DC} \qquad \eta = 20/28 = 71\ \%$$

Como podemos observar el rendimiento obtenido es menor que el teórico pero a medida que aumenta la potencia del amplificador aumenta el rendimiento pues las tensiones utilizadas para la polarización empiezan a ser menos significativas frente a la tensión de la fuente.

CAPITULO 3

DISEÑO DE LA ETAPA EXCITADORA DRIVER

Una vez determinados los tres parámetros anteriores estaremos en condiciones de elegir los transistores de salida.

Una vez elegidos éstos, podemos, de ser necesario, ajustar los cálculos anteriores, o bien aceptarlos como buenos.

Por otro lado obtenemos el valor del h_{FE} de los transistores, dato que necesitamos para continuar con el diseño.

3.1. Datos para el Diseño

Los datos son :

$\hat{V}_L$, $\hat{I}_L$ h_{FE} R_L

3.2. Cálculo de la Resistencia de Colector

La idea básica es que el Driver pueda suministrar la potencia necesaria para excitar los transistores de salida y que estos a su vez den la potencia requerida sobre la carga.

En particular la carga vista por el excitador será la carga del amplificador R_L vista desde la base de los transistores de salida.

Como sólo trabaja uno de ellos por vez el circuito a analizar es el siguiente:

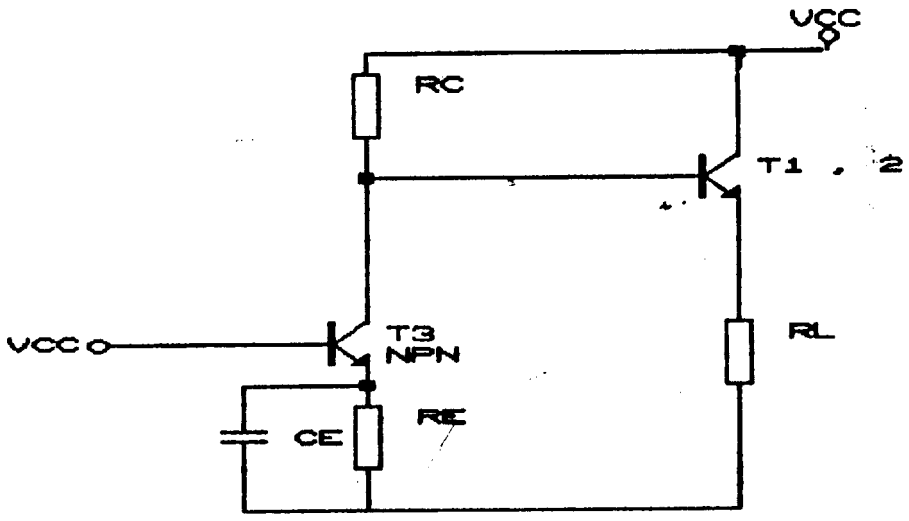


Fig. 13

$$R'_L = R_L \ (1 + h_{FE})$$

Por lo general los transistores de potencia no tienen h_{FE} muy grandes, son del orden de 40 o 50, a lo sumo 100 por lo tanto la resistencia vista en el colector no va a ser grande pues R_L es muy pequeña .

Supongamos que los transistores elegidos tuvieran un h_{FE} de 50 y R_L = 8 ohms. por lo tanto R'_L = 408 ohms. el circuito a analizar resulta entonces:

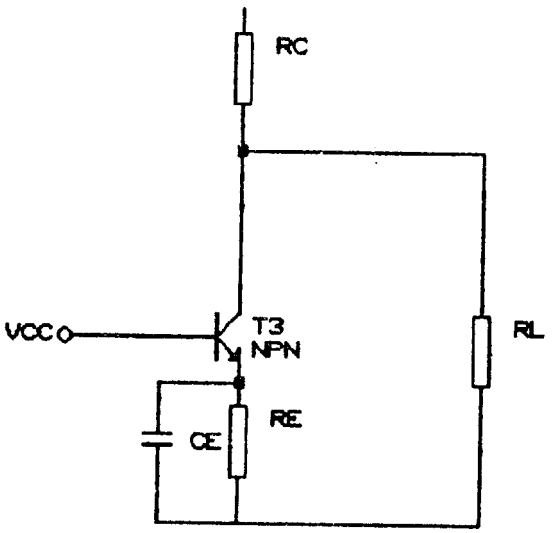


Fig. 14

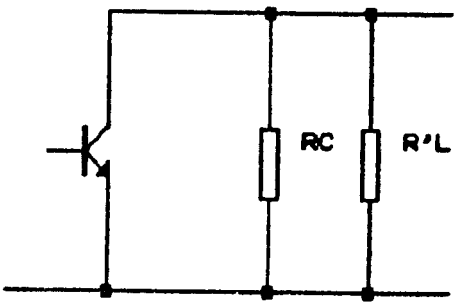


Fig. 15

La excursión de tensión requerida sobre la carga es $\hat{V}_L$, por lo tanto la corriente de pico resultará ser :

$$\hat{V}_L \ / (R_C // R'_L)$$

y como el DRIVER es un amplificador clase "A" la minima corriente de reposo que es necesaria que pase por el colector es justo :

$$I_D = \hat{V}_L \ / \ (R_C // R'_L)$$

Como R'L es una resistencia relativamente chica y la excursión de tensión a la salida es alta, la resolución de este problema no es inmediata pues si elegimos un punto de reposo, las rectas de carga en alterna y en continua son muy distintas, razón por la cual llegaremos a un absurdo al tratar de polarizar el transistor con los criterios usuales.

Para aclarar más este punto vamos a estudiar tres posibilidades, dos extremas, limites y una intermedia a los efectos de resolver el problema.

I) $Rc >> R'_L$

Esta es la solución usual que utilizamos para polarizar amplificadores clase "A" de pequeña señal, la recta de carga en señal estará prácticamente dada por R'_L por lo tanto podemos calcular los requerimientos de corriente para el transistor en base al valor de R'_L.

En el ejemplo $R'_L = 408$ ohms. y la excursión de señal 17,5 V por lo tanto $I_D = V_L / R'_L = 48$ mA. que será la corriente por Rc y para $Rc >> R'_L$ tomando el criterio de 10 veces más grande resulta $Rc = 4K$, tomo entonces valores estándar 3k9 o 4k7 y como la corriente está determinada, lo estará la caida de tensión, por lo tanto:

$$V = Rc \times I_{DC} = 4,7 \times 44 = 207 \text{ V}$$

tensión absolutamente incompatible con la de la fuente, esta solución no nos sirve.

II) $Rc << R'_L$

En este caso la recta de carga en alterna estará dada por Rc y la de continua también, por lo tanto estaremos en las condiciones usuales, calculo entonces la corriente continua en función de Rc.

$$I_{DC} = \hat{V}_L / Rc \quad \text{y como} \quad Rc << R'_L$$

con el criterio de 10 veces ,Rc = 40.8 ohms, elegimos el valor estándar más próximo 39 ohms por lo tanto

$$I_{DC} = 17.5/39 = 460\text{mA}.$$

Esta corriente resulta ser muy alta, y como la caida de tensión entre colector y emisor del excitador es del orden de la mitad de la fuente, en el ejemplo resulta aproximadamente de 22 V por lo que la potencia disipada por el colector será :

$$P_D = V_{CE} \times I_{DC} = 22 \times 0,46 = 10,3 \text{ W}.$$

de donde resulta que la potencia disipada por el colector del excitador es mayor que la disipada por los transistores de salida lo que nos obliga a utilizar transistores de potencia, más grandes que los de salida y además tenemos que utilizar un disipador. Esta solución resulta muy poco aconsejable.

III) $R_c \simeq R'_L$

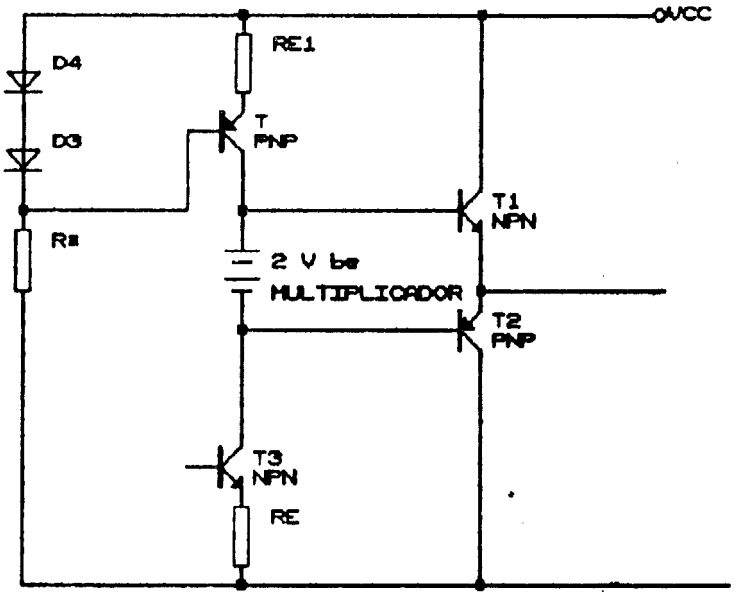
Este caso, solución de compromiso entre las anteriores, adolece de las dificultades de las dos anteriores, por un lado, incompatibilidad con la fuente y por otro gran disipación de potencia en el colector del **DRIVER**

El problema planteado resulta en definitiva el siguiente: se necesita suministrar corriente de colector al transistor excitador y el elemento que lo suministra ha de presentar en señal una resistencia muy grande, una solución del problema consistiría en utilizar una fuente de corriente en el colector.

3.3. Fuente de Corriente

Para resolver el problema podemos utilizar un circuito muy sencillo de fuente de corriente consistente en un transistor con la polarización de la base fija y una resistencia en el emisor que será en definitiva la que fije la corriente deseada.

En nuestro ejemplo el circuito resultante al tomar esta solución sería el siguiente.



Nota: el multiplicador de Vbe lo hemos sustituido por la bateria de tensión 2V,

Fig. 16

El primer problema que presenta esta solución es la indeterminación del punto de funcionamiento del colector del Driver, el cual en principio está flotante.

Para poder utilizar esta solución con una fuente de corriente será necesario implementar algo que tenga como objeto estabilizar la tensión de ese punto pues de lo contrario estaria muy comprometida la simetria del amplificador.

Para la configuración de amplificador que estamos considerando esta solución resulta inapropiada, de consiguiente vamos a buscar otra solución para el problema.

3.4.EL BOOTSTRAP

Lo que haremos para implementar esta solución será dividir la resistencia de colector del Driver en dos y conectar ese punto medio a la salida mediante un condensador adecuado, tal como se indica en la figura 17 .

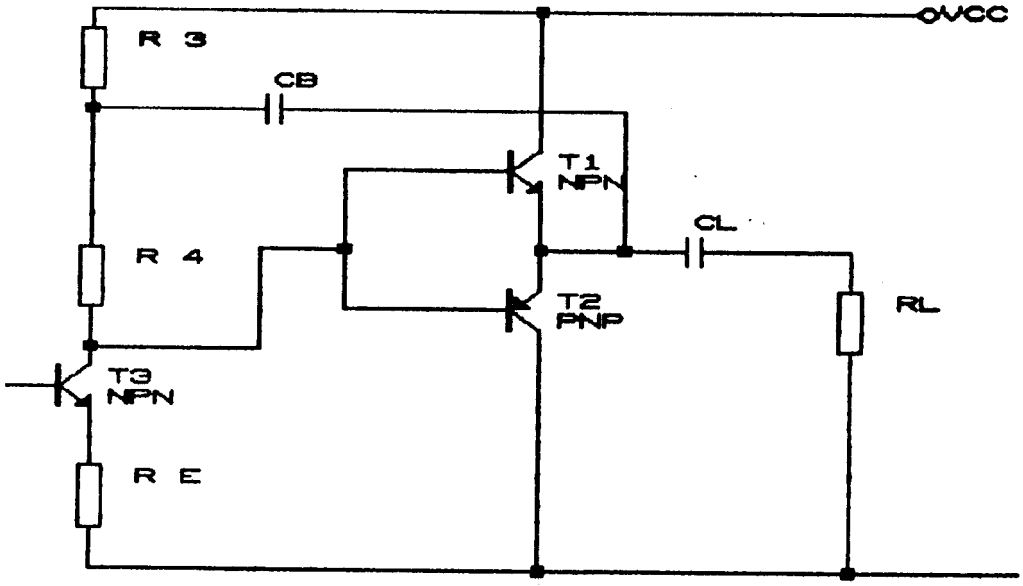


Fig 17 .

En la figura hemos omitido el multiplicador de V_{BE} para simplificar .

Para analizar este circuito vamos a utilizar en primer término la hipótesis de que solo conduce uno de los transistores de salida en cada semiciclo .

El circuito equivalemte será entonces el de la figura 18 en donde ya lo estamos considerando funcionando en señal .

Al condensador C lo vamos a considerar como un cortocircuito a la frecuencia más baja de trabajo , luego veremos como lo dimensionamos para que cumpla con tal aproximación .

Como resultado de esto la resistencia quedará ahora en paralelo con R_L y será vista desde el colector de T_3 multiplicada por el h_{FE} de T_1 o de T_2 según corresponda .

El circuito resultante será el indicado en la Fig 19 y el objetivo será dimensionar R_1 y R_2 de formas tal que su

influencia sea despreciable frente a la resistencia de entrada del transistor de salida y a la resistencia de carga R_L

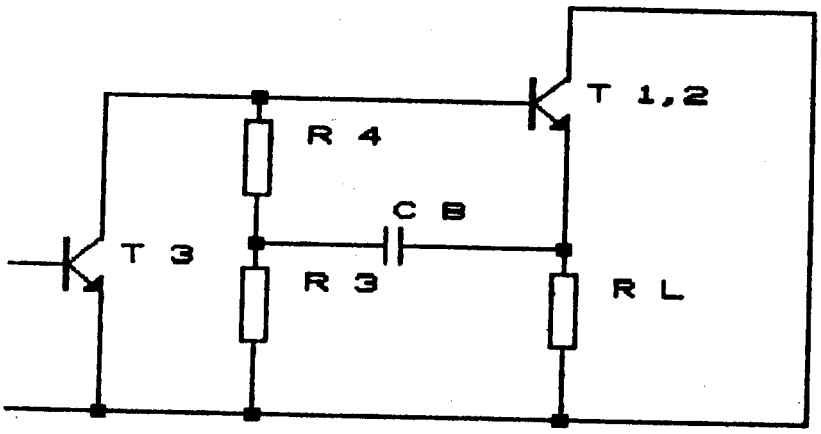


Fig 18.

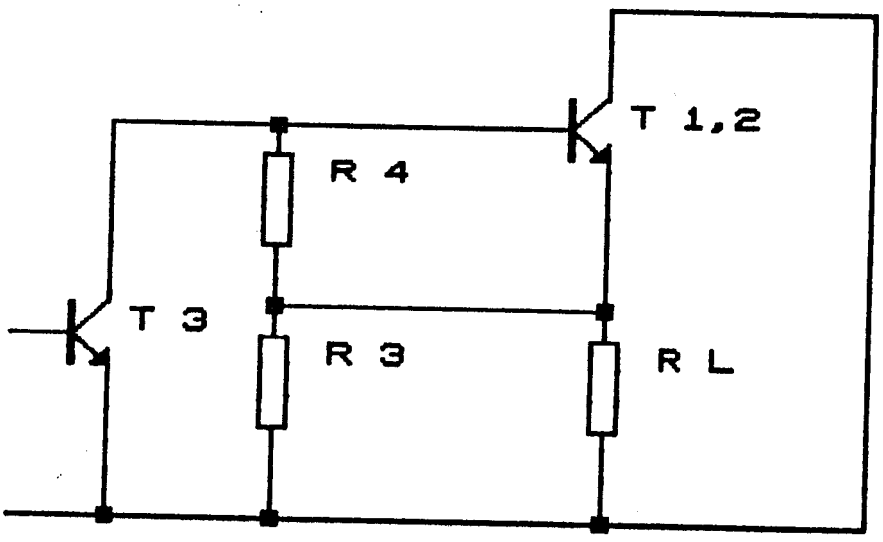


Fig 19 .

Si logramos el objetivo propuesto la ùnica corriente que tendrá que suministrar el colector de T_3 será la de excitación de la base del Transistor de salida , por lo tanto podriamos calcular la suma de R_1 y R_2 en función de la corriente de colector necesaria y la excursión requerida para dar la potencia deseada sobre la carga .

Recordando nuevamente las caracteristicas de salida de la configuración emisor-comùn podemos determinar la minima corriente de colector necesaria, la que estará dada por la expresión :

$$I_3 = \hat{I}_L / h_{FE\ 1,2} .$$

Conociendo el voltaje de la fuente V_{CC} y la excursión de pico $\hat{V}_L$ a suministrar a la carga podemos calcular cuanto vale $R_1 + R_2$.

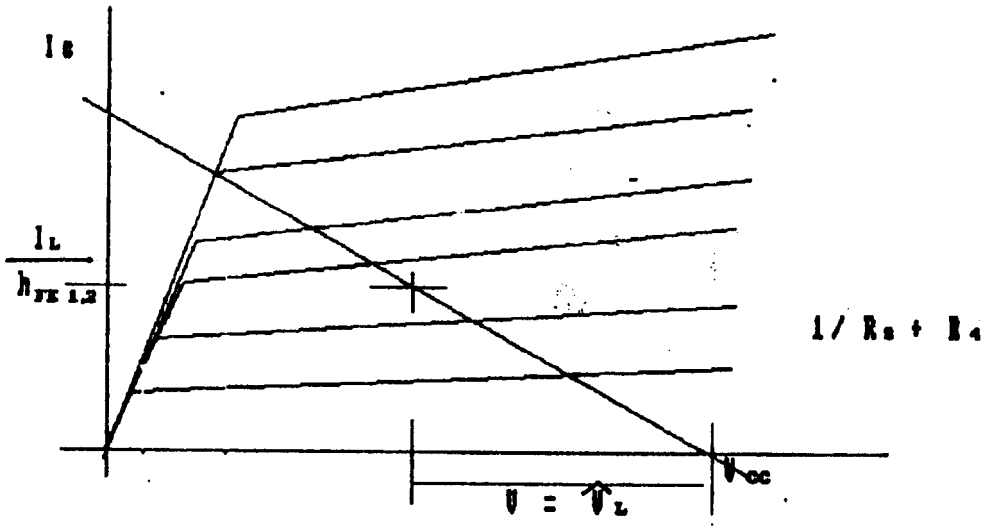


Fig. 20.

La pendiente de la recta de carga nos da entonces la inversa de $R_3 + R_4$.

Para el cálculo de las resistencias R_3 y R_4 vamos a incrementar algo ese valor mimino de la corriente de colector a los efectos de que al elegir resistencias de valores estándar y luego de efectuar el análisis en el caso peor , la corriente de colector se mantenga algo por encima de la minima necesaria para un funcionamiento correcto .

Este incremento alcanza que sea del órden del 10 o 15 % por lo tanto resulta :

$$R_3 + R_4 = (V/ 1{,}15 \times I_L) \ h_{FE1} \ , \ h_{FE2} .$$

Para que sea válida la aproximación propuesta deberá de cumplirse que $R_3 >> R_L$ y $R_4 >> Ri_{1,2}$

$Ri_{1,2}$ es la resistencia entre la base y el emisor de los transistores de salida .

Para su cálculo vamos a considerar dos aproximaciones , una de ellas lineal suponiendo que el transistor trabaja linealmente, en la zona activa y la otra considerando la resistencia incremental del diodo base- emisor , luego para nuestras consideraciones tomaremos el caso más desfavorable y

deberá cumplirse para él, nuestra hipòtesis .

1er CASO

HIPOTESIS : Funcionamiento lineal , zona activa , por lo tanto es válido un modelo lineal y podemos asociar la resistencia de entrada al $r_{b'e}$ por lo tanto resulta :

$$r_{b'e} = h_{fe} / g_m = h_{fe} \times V_T / I_C$$

En nuestro ejemplo $h_{FE} = 50$ $I_L = 2.2$ A $I_{DC} = 0.7$ A.

$$r_{b'e} = 50 \times 26 / 700 = 1,85 \text{ ohms.}$$

Esto vale asumiendo que la temperatura de juntura en los transistores de salida es de 25 oC cosa que por lo general no es cierta pues los transistores de salida normalmente trabajan a temperaturas un poco más altas cuando están sum inistrando la máxima potencia a la carga , podemos estimar en esas condiciones un incremento de 40 oC sobre la temperatura ambiente por lo tanto resulta T = 338 oK .

$V_T = 338/11600 = 29$ mV por lo tanto

$$r_{b'e} = 50 \times 29 / 700 = 2,07 \text{ ohms.}$$

Como podemos observar en el ejemplo planteado la diferencia entre ambos valores no es demasiado significativa , de consiguiente la influencia de la temperatura no será aqui un elemento de real peso .

2ndo CASO

HIPOTESIS : Ri es la resistencia incremental del diodo BASE-EMISOR entonces tomamos para el cálculo .

$$Ri = V_T / I_E = 26 / 700 = 0.028 \text{ ohms.}$$

valor absolutamente despreciable por lo que considerando siempre el caso peor, el valor que utilizaremos para comparar será el del primer caso .

Volviendo a R_3 y R_4 conocemos el valor de su suma y los rangos de comparación para que se cumpla $R_3 >> R_L$ y $R_4 >> Ri$.

Por el otro lado el condensador de desacople deberá comportarse como un cortocircuito a la frecuencia más baja de trabajo entonces analizamos el circuito resultante .

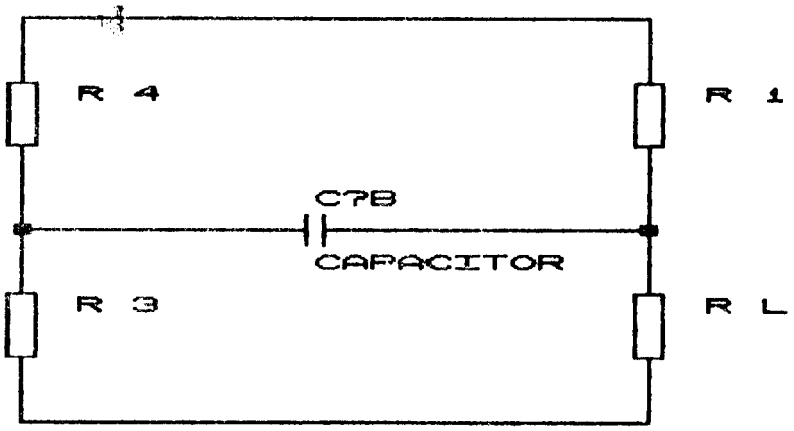


Fig. 21

$$1/WC \ll (R_4 + Ri \,//\, R_3 + R_L)$$

Para tener una idea más aproximada vamos a calcular los valores de las resistencias en nuestro ejemplo

$V \approx 1/2\ V_{cc}$ por lo tanto $V = 40/2 = 20$ V.

$I_{c3} = 1{,}1\ I_L / h_{fe} = 1{,}1 \times 2{,}2 / 50 = 48{,}4$ mA.

redondeando tomamos 50 mA. de donde $R_3 + R_4 = 20/50 = 400$ ohms. , como hemos exagerado en algo la corriente necesaria podemos tomar $R_3 = R_4 = 220$ ohms. de consiguiente

$$R_3 + R_4 = 440 \text{ ohms.}$$

Para el caso peor R_3 y R_4 serán al 5 % por lo tanto

$$(R_3 + R_4)\ max. = 462 \text{ ohms.}$$

$$I_{c3}\ min = 20/462 = 43{,}29 \text{ mA}$$

valor inferior al mimino de consiguiente esta solución no sirve deberemos tomar:

$$R_3 = 220 \text{ ohms. y } R_4 = 180 \text{ ohms.}$$

$$R_3 + R_4 = 400 \text{ ohms.}$$

$$(R_3 + R_4)max. = 420 \text{ ohms.}$$

$$I_{c3}\ min. = 47.62 \text{ mA ,}$$

el minimo valor para funcionar correctamente era 44 mA. con lo cual esta solución es buena .

La razón que aún no hemos expuesto del porque tratar de que las dos resistencias sean iguales o muy parecidas es para que el

paralelo de ambas sea máximo con lo que el condensador del BOOTSTRAP se hará mimino .

Con los valores de R_3 y R_4 calculados podemos compararlos ahora con R_L y Ri resultando :

$$R_3 = 220 \text{ ohms.} \gg R_L = 8 \text{ ohms.}$$

$$R_2 = 180 \text{ ohms.} \gg Ri = 2 \text{ ohms .}$$

En consecuencia estos valores de R_3 y de R_4 satisfacen las condiciones requeridas cumpliendo con las condiciones del peor caso, **WORST-CASE.**

Para el cálculo de C podemos suponer que la frecuencia más baja que queremos amplificar es de 20 Hz. de donde resulta .

$$C \gg 1/ 2 \pi f R_1 // R_2 = 1/ 2 \pi \times 20 \times 99 = 80 \text{ uF.}$$

C >> 80 uF. valores razonables podrian ser 5 o 10 veces más grande, para trabajar con un valor estándar C podria ser de 470 uF o de 1000 uF.

Desde el punto de vista práctico 470 uF. resulta ser un valor aceptable .

3.5. Polarización del DRIVER

Finalmente hemos determinado el punto de funcionamiento del colector, tensión y corriente del transistor exitador , ahora debemos de calcular las resistencias de polarización de la base y la resistencia de emisor .

Tenemos dos posibilidades para colocar el divisor resistivo en la base del **DRIVER**

Una solución , tal cual lo ilustra la figura 22 seria colocando las resistencias entre la fuente V_{cc} y tierra .

Esta solución tiene el inconveniente de que si varia el voltaje de la fuente se modifica la tensión del punto medio pues cambia la corriente de colector del exitador .

Por ejemplo, si aumenta la tensión de la fuente V_{cc} aumentará la tensión en la base , consecuentemente se incrementa la corriente de colector y la tensión del punto medio disminuye con lo que ahora tendriamos reducida la excursión del semiciclo negativo .

Las figuras 22 y 23 ilustran estas dos soluciones

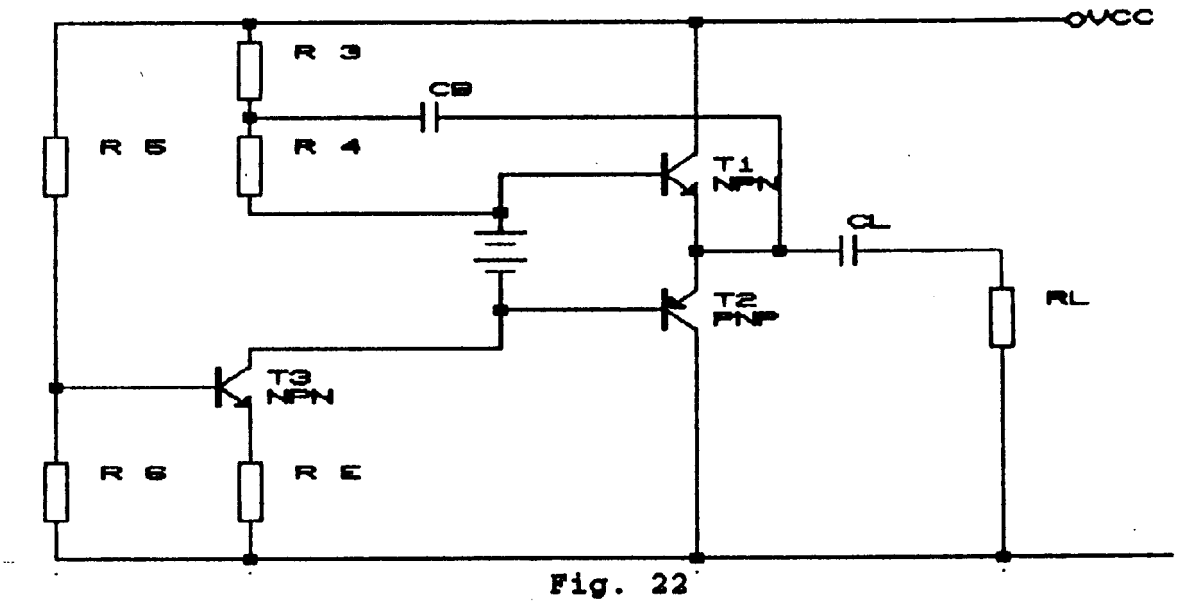


Fig. 22

En la figura 23 mostramos otra solución para el problema , aqui hemos colocado las resistencias de polarización entre el punto medio de los emisores y tierra .

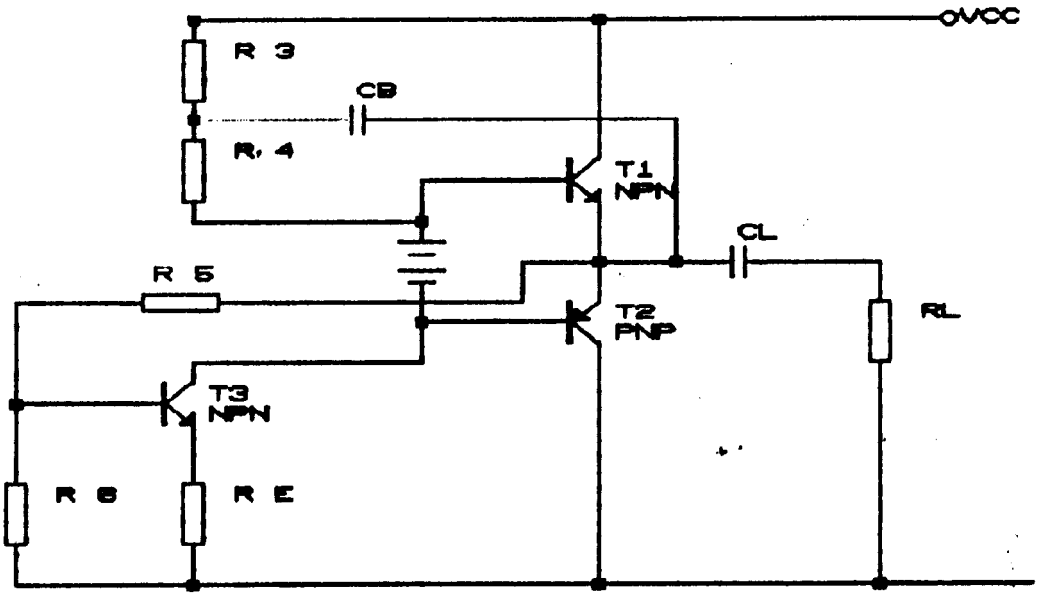


Fig. 23

La ventaja fundamental de esta solución es que asi tenemos una realimentación en continua que ayuda a estabilizar la tensión del punto medio tal cual lo vamos a explicar .

Si por cualquier motivo la tensión de V_M aumenta, aumentará la tensión en la base de T_3 con lo que aumenta su corriente de colector y consecuentemente disminuye la tensión de colector con respecto de tierra lo que obliga a disminuir la tensión V_M

restableciéndose la condición de equilibrio .

Ocurre exactamente lo mismo si efectuamos el análisis pensando ahora en que V_M disminuye .

En definitiva, las resistencias de polarización del DRIVER manejan o permiten ajustar la simetria del amplificador por lo tanto seria interesante hacer al menos una de ellas variable para que nos permitiera ajustarla.

Colocaremos entonces R_5 entre la salida y la base del exitador y R_6 más P_2 en serie , entre la base y tierra .

Para el cálculo de las resistencias suponemos los criterios usuales , 2 o 3 V_{BE} en el emisor y una corriente del órden de 10 veces la de base por el divisor resistivo .

Necesitamos conocer la tensión de continua del punto medio de los emisores de los transistores de salida V_M , la corriente de colector del DRIVER su h_{FE} y la caida de tensión en el emisor, llamémosla V_E , con estos elementos calcularemos:

$$R_5 \ , \ R_6 \ y \ P_2$$

$$R_5 \simeq (V_M - V_E - V_{BE}) / 10 (Ic / h_{FE})$$

$$R_6 + 1/2 \ P_2 \simeq (V_E - V_{BE}) / 10 (Ic / h_{FE})$$

$$R_E \simeq V_E / Ic$$

para el ejemplo que estamos analizando resulta :

R_5 =

R_6 =

P_2 =

R_E =

Como los valores obtenidos no son estándar debemos como primera cosa aproximarlos a los estándar de la serie E_{12} y luego calcular exactamenente la corriente de colector la que deberá estar algo por encima de la minima necesaria para que el amplificador de toda la potencia para la cual ha sido proyectado

De nuestros cálculos resultan los siguientes valores para las resistencias y para la corriente de colector .

R_4 =

R_3 =

Ic_3 =

Debemos ahora de establecer algún criterio que nos permita

dimensionar R_s y P_2 adecuadamente , para ello lo que podemos suponer es que el Preset ha de permitir corregir una variación de la tensión del punto medio en un +/- 10 % y con este criterio resulta :

P_2 =

La resistencia R_s no solamente es una realimentación en continua como vimos sino que también es una realimentación es señal , pero se trata de una realimentación del tipo de **MILLER** por lo que podemos aplicar el teorema homónimo y pasarla a la entrada y al salida por sus resitencias equivalentes .

Como el exitador es una etapa de gran ganancia , llamémosla G_D que podemos calcular aplicando alguna de las fórmulas usuales y considerando que la resistencia de emisor está completamente desacoplada por un condensador al que llamaremos C_E),

Por ejemplo : $G_D = -(h_{fe} R'_L) / h_{ie}$

o bien : $G_D = - g_m R'_L$.

en nuestro caso resulta :

G_D =

En definitiva la resistencia R_s pasará aproximadamente igual en paralelo con R_L con lo cual no incidirá prácticamente en la ganancia pero a la entrada pasa dividida por la ganancia G_D, relativamente alta, con lo que la resistencia de entrada a una etapa como esta será muy pequeña prácticamente podemos decir que estará determinada por este valor .

En definitiva y de los valores que podemos obtener de los cálculos concluimos en que se trata de una resistencia muy pequeña , prácticamente del mismo orden que la resistencia de carga , la gran diferencia es que en la carga necesitábamos tensiones del orden de los voltios para dar la potencia requerida, aqui la tensiones son del orden de algunas decenas de milivoltios .

Para poder aumentar en algo esta resistencia la única solución que tenemos es aumentar el valor de R_s y para ello necesitariamos como transistor para el **DRIVER** uno que tuviera un h_{FE} alto , la solución será entonces utilizar una configuración **DARLINGTON** que podemos implementar agregando un nuevo transistor T_3 .

Este podría ser un transistor de baja corriente de colector pues ha de manejar solamente la de base del **DRIVER** , esto hará ahora que el h_{FE} complexivo sea del orden de varios miles y esto permitirá con los ajustes correspondientes calcular una nueva R_s mas grande .

Lo mismo ha de ocurrir para R_s y P_2 que también incrementarán sus valores .

3.6. Ganancia

Tenemos que calcular ahora la nueva ganancia del DRIVER que asumiendo que la etapa de entrada del darlington tiene ganancia unitaria, por salir por emisor, en principio la ganancia total no se veria afectada por esto, sinembargo si utilizamos las formulas anteriores con las que habiamos calculado la ganancia del DRIVER surgen las diferencias que veremos .

Por un lado, si partimos de que el 1o transistor del darlington tiene ganancia 1 pues la salida es por el emisor, podemos decir que la ganancia total es como la de la segunda etapa.

$$G_D = g_{m2} R'_L$$

Si planteamos ahora el circuito equivalente del Driver con el Darlington, los resultados cambian .

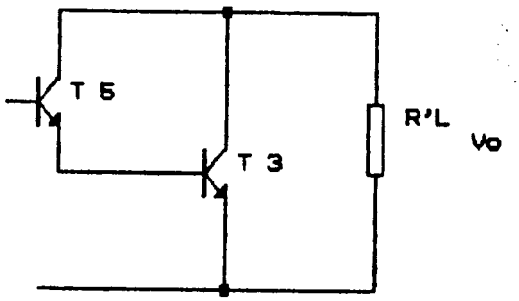


Fig 24

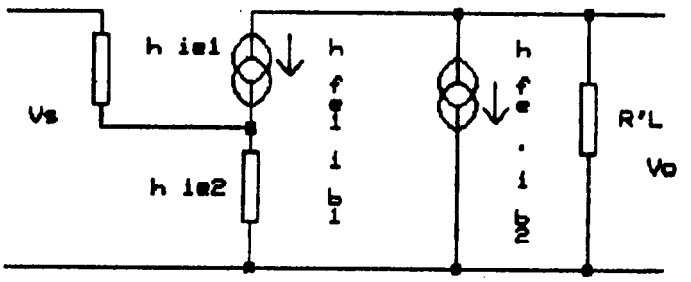


Fig 25

$$V_o = - R'_L \left(h_{fe2}\, i_{b2} + h_{fe1}\, i_{b1} \right)$$

$$V_s = h_{ie1}\, i_{b1} + h_{ie2} \left(1 + h_{fe1} \right) i_{b1}$$

$$i_{b2} = i_{b1} \left(1 + h_{fe1} \right)$$

$$V_o = - R'_L \left(h_{fe2} \left(1 + h_{fe1} \right) + h_{fe1} \right) i_{b1}$$

de donde resulta finalmente

$$\frac{Vo}{Vs} = \frac{- R'_L \left(h_{fe2} (1 + h_{fe1}) + h_{fe1} \right)}{h_{ie1} + h_{ie2} (1 + h_{fe1})}$$

para relacionar este resultado con el anterior y a los efectos de tener una solución más práctica haremos

$$h_{ie} \simeq r_{b'e} = h_{fe} / g_m = h_{fe} \cdot V_T / I_C$$

$$h_{ie1} \simeq h_{fe1} V_T / I_{C1}$$

$$h_{ie2} \simeq h_{fe2} V_T / I_{C2}$$

En el Darlington resultará

$$I_{C2} = I_{C1} (1 + 1/ h_{fe1}) h_{fe2}$$

$$h_{ie2} = \frac{h_{fe2} V_T}{I_{C1} (1 + 1/ h_{fe1}) h_{fe2}}$$

$$= \frac{h_{fe1} V_T}{I_{C1} (1 + h_{fe1})} = \frac{h_{ie1}}{1 + h_{fe1}}$$

$$h_{ie1} = h_{ie2} (1 + h_{fe1})$$

$$\frac{Vo}{Vs} = \frac{- R'_L \left(h_{fe2} (1 + h_{fe1}) + h_{fe1} \right)}{2 \; h_{ie2} (1 + h_{fe1})}$$

Si $h_{fe1} >> 1$ y $h_{fe2} >> 1$

$$\frac{Vo}{Vs} = \frac{- R'_L (1 + h_{fe2}) h_{fe1}}{2 \; h_{ie2} (1 + h_{fe1})}$$

$$\simeq \frac{- R'_L \; h_{fe2}}{2 \; h_{ie2}} = -1/2 \; R'_L \; g_{m2}$$

Resultado mitad del que consideráramos en principio, de consiguiente para el cálculo de la ganancia del Driver utilizando un Darlington tomaremos como solución correcta este último resultado .

$$G_D = - 1/2 \; R'_L \; g_{m2}$$

3. . Resistencia de entrada

Con este valor obtenido de G_D, el de R_5 y R_6 podemos calcular la resistencia de entrada de esta etapa, que en definitiva estará constituida por el paralelo de estas tres resistencias, figura 26.

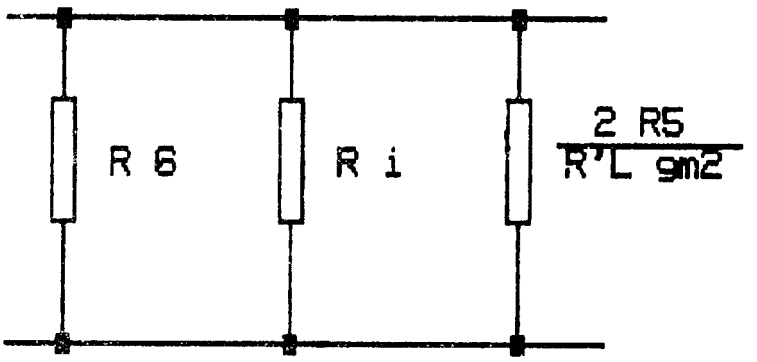


Fig 26

$$Ri = h_{ie1} + (1 + h_{fe1}) h_{ie2} = 2 h_{ie2} (1 + h_{fe1})$$

de donde resulta simplificando

$$Ri = 2 h_{fe2} h_{fe1} / g_{m2}$$

Este paralelo de resistencia constituirá en definitiva la carga de la primera etapa del amplificador y sobre esa carga necesitamos en realidad una excursión en tensión muy pequeña para obtener la potencia deseada sobre la carga R_L conectada a la salida, debido a la gran ganancia del Driver .

CAPITULO 4

ETAPA DE ENTRADA

4.1. Generalidades

La etapa de entrada ha de realizar varias funciones, de todas ellas las màs reelevantes son las siguientes: proveer al amplificador de una etapa de alta resistencia de entrada y en segundo término dotarlo de un lugar en donde se pueda realimentarlo adecuadamente a los efectos de fijar correctamente su ganancia y ancho de banda.

La configuración que elejimos entonces para esta etapa es una en emisor común con resistencia de emisor parcialmente desacoplada, tal como lo indica la figura 27.

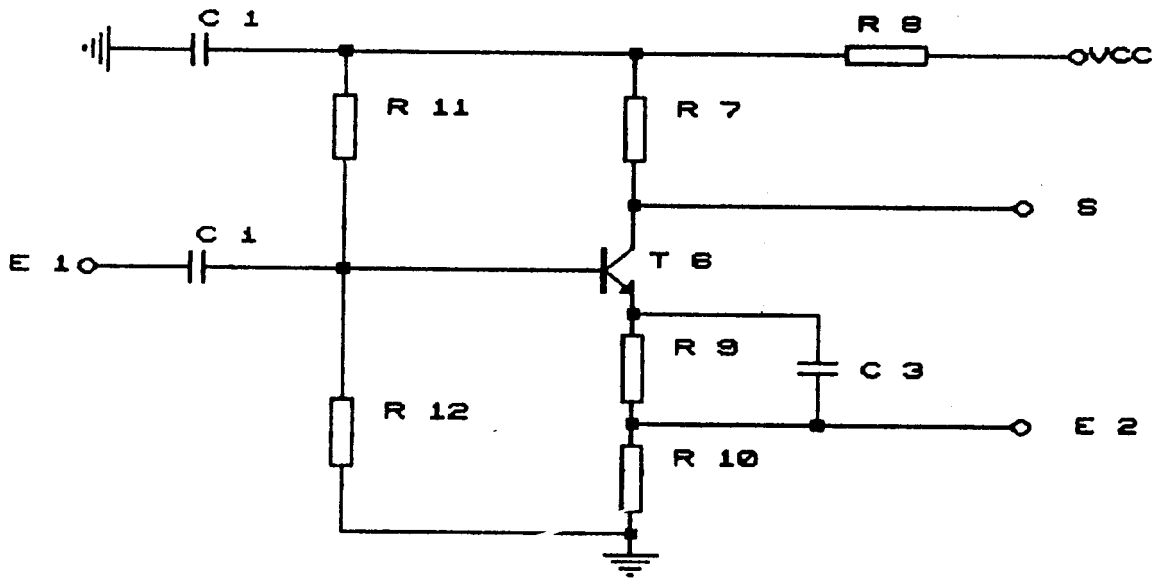


Fig. 27

En un circuito de esta naturaleza, en principio, la entrada de señal podria ser por la base o por el emisor.

Si la señal entra por la base el circuito se comporta como un amplificador en la configuración emisor común y de consiguiente la señal a la salida, en el colector, estará invertida con relación a la de entrada .

Si la señal entrara por el emisor y supusiéramos que la base está a tierra este amplificador se comportaría ahora como uno en al configuración base común y por lo tanto la salida, por el colector estaria en fase con la entrada .

Con relación a la ganancia en tensión ambas configuraciones tienen aproximadamente la misma ganancia .

Con todos estos elementos podemos pensar en lo siguiente :se trata de un amplificador con dos entradas que estudiadas por separado presentan la misma ganancia con respecto al colector y cuya diferencia estriba en que una de las entradas se comporta como inversora y la otra como no inversora.

Esta idea nos induce a pensar en que podriamos asimilar esta configuración a la de un amplificador operacional.

Debe de quedar muy claro que esto es asimilable a un operacional a los efectos de razonamientos posteriores pero que de ninguna manera estamos diciendo de que se trata de un amplificador operacional.

Por otro lado algunas de las carcteristicas fundamentales de los amplificadores operacionales aquí, estan completamente ausentes .

Esta similitud, este concepto primario nos será de gran utilidad más adelante, por ahora nos vamos a circunscribir solo al estudio de la polarización de esta etapa .

4.2. Polarización de la etapa de entrada

En principio la etapa de entrada no aportará demasiado a la ganancia total del amplificador, más bien actuará hasta si se quiere más como atenuador que como amplificador, por lo que la ganancia de esta etapa no será elemento prioritario.

Tampoco lo será el nivel se señal que deberemos tener a la salida pues como la ganancia del Driver es grande los niveles de señal a manejar a la entrada serán pequeños, algunas decenas de milivoltios .

De todo esto surge que los grados de libertad que tenemos para calcular los componentes asociados serán muchos y en definitiva el dimensionado de los mismos quedará supeditado a condicionantes externas que serán en definitiva las que fijen los criterios de diseño.

La figura 28 nos muestra nuevamente el circuito de entrada que hemos ahora vinculado al resto colocándole la resistencia de entrada del Driver R_{in} .

Anotaremos entonces los distintos grados de libertad y la incidencia de los valores de los componentes en los parámetros o caracteristicas finales del amplificador .

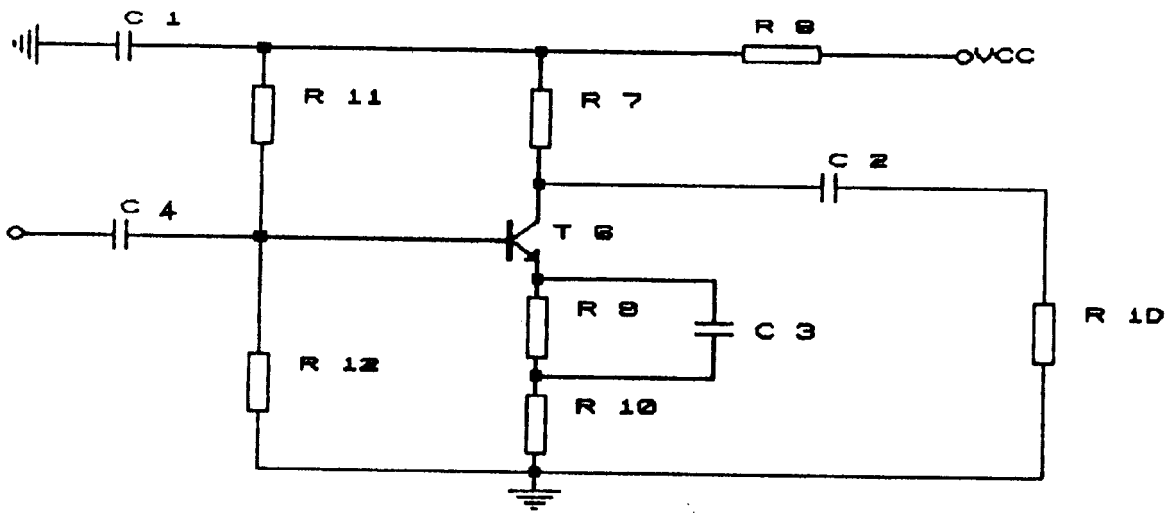


Fig 28

4.2.1. Grados de libertad

Los grados de libertad serán en definitiva los criterios que nos permitirán calcular los valores de todos los componentes que tiene el circuito :

R_7 , R_8 , R_9 , R_{10} , R_{11} , R_{12} , C_1 , C_2 , C_3

4.2.2. Incidencias de los distintos componentes .

Vamos a ver como inciden los distintos componentes en las caracteristicas finales del amplificador .

1- **RESPUESTA EN ALTA FRECUENCIA**, compensaci'on por polo dominante (efecto Miller) inciden R_7 y R_{iD}

2- **RESPUESTA EN BAJA FRECUENCIA**, aqui incidirán todos los condensadores de desacople que hay en el circuito, unos con mayor efecto que otros, de consiguiente seria conveniente que pudiéramos cancelar los efectos de algunos de ellos .

   En particular, a nivel de esta etapa , la principal incidencia estará dada por el valor de C_2 con lo que seria conveniente intentar otra compensación para baja frecuencia, por ejemplo una del tipo cancelación cero polo .

   En ella incidirán los valores de :

   R_7 , R_8 , R_{iD} , C_1 y C_2

3- **RESISTENCIA DE ENTRADA**, en su valor final intervendrán fundamentalmente los siguientes componentes :

R_{10}, R_{11} y R_{12}

4- **REALIMENTACION**, una aspiración muy atendible a la que deberemos de tender es a lograr que la ganancia del amplificador quede determinada por los valores de un par de resistencias.

En este aspecto el componente que ha de jugar un papel muy importante es la resistencia R_{10}.

5- **POLARIZACION**, esta quedará determinada por los valores de las siguientes resistencias:

R_8, R_9, R_{10}, R_{11} y R_{12}

y las condiciones de borde, fundamentalmente la excursión de señal a la salida, sobre la carga que representa la resistencia de entrada del Driver, R_{iD}.

Como ya lo hemos dicho con anterioridad la excursión de tensión no es en esta oportunidad un parámetro critico.

6- **EXCURSION DE TENSION A LA SALIDA**, las resistencias que intervendrán aqui son las siguientes :

R_7, R_8 y R_{iD}

7- **GANANCIA DE LA ETAPA**, este es otro de los parámetros que ya anunciaramos que no es para nada critico y en definitiva la ganancia sin realimentación quedará fijada por los valores de :

R_7, R_{10} y R_{iD}

8- **ESTABILIDAD EN BAJA FRECUENCIA**, este es un problema muy importante y merecerá un estudio cuidadoso para evitar oscilaciones en BAJA FRECUENCIA.

Los componentes que juegan aqui un rol fundamental son los siguientes :

R_9, R_{10} y C_3

Luego de pasar revista rápidamente a todos los parámetros que se verán afectados por la etapa de entrada vamos al estudio detallado de cada uno de los puntos, cosa que haremos en el próximo capítulo .

CAPITULO 5

COMPENSACIONES

5.1. Compensación por Polo Dominante

El amplificador cuyo análisis y diseño estamos estudiando, tiene básicamente tres etapas, que pasamos a enumerar:

* **ETAPA DE SALIDA**, constituida por los transistores complementarios T_1 y T_2, NPN y PNP respectivamente conectados en la configuración colector común, es una etapa de amplificación de corriente pues la ganancia en tensión es próxima a 1, su objetivo es entregarla la carga toda la corriente necesaria para obtener la potencia deseada y a la vez dotar al amplificador de una baja RESISTENCIA DE SALIDA .

* **ETAPA INTERMEDIA, DRIVER o EXCITADORA**, es la etapa que va a proporcionar la mayor parte de la ganancia en tensión al amplficador y será la encargada de asegurar toda la excursión de tensión sobre la carga necesaria para obtener la potencia deseada.

* **ETAPA DE ENTRADA**, provee al amplificador de una etapa de alta resistencia de entrada y en segundo término lo dota de un lugar en donde se le puede realimentar adecuadamente.

Del resto de sus caracteristicas ya hemos hablado extensamente en los párrafos anteriores .

En virtud de todo esto podemos representar esquemáticamente al amplificador como tres bloques caracterisados por sus principales parámetros , **RESISTENCIA DE ENTRADA (Ri), RESISTENCIA DE SALIDA (Ro), GANANCIA EN TENSION (A) y ANCHO DE BANDA (B)**. Tal como se ilustra en la figura 29

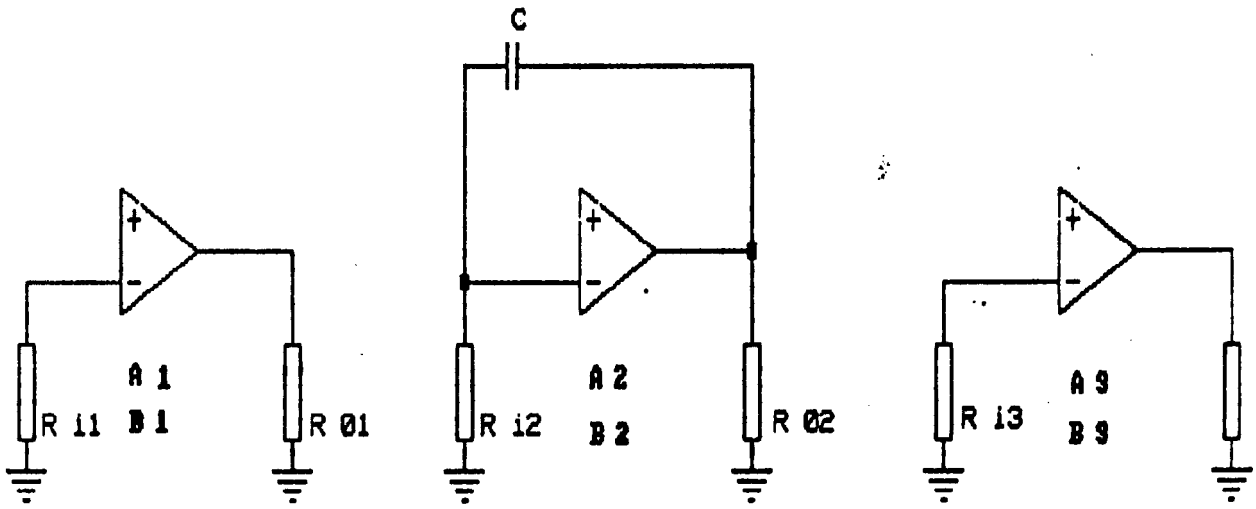


Fig 29

A_1 puede ser pequeña, aún no la hemos calculado.

A_2 es grande, ya la calculamos y su valor aproximado es:

$$G_D \simeq 1/2\ g_{m2}\ R'_L$$

A_3 ya vimos que es del orden de 1

En el esquema de la figura 29 hemos anotado los anchos de banda de las tres etapas:

$$B_1,\ B_2 \text{ y } B_3.$$

Por las caracteristicas mencionadas de las tres etapas y teniendo siempre presente el concepto de la relación de ganancia con ancho de banda, podemos pensar en que la etapa de mayor ganancia ha de ser la de menor ancho de banda.

En consecuencia será la que determine el primer polo de la respuesta en frecuencia del amplificador, por tanto será la candidata para plantear alli una compensación utilizando el efecto Miller.

Centraremos nuestro estudio entonces en la etapa intermedia, la de ganancia A_2 .

El condensador C_M de acuerdo al teorema de Miller pasará a la entrada y a la salida como sendos condensadores equivalentes cuyos valores aproximados serán :

a la entrada $\quad C'_M = C_M\ (\ 1 - A_2\ )$

a la salida $\quad C''_M \simeq C_M$

El condensador más grande es el que aparece a la entrada por lo tanto la frecuencia correspondiente al polo dominante estará determinada por:

$$R_{o1},\ Ri_2 \text{ y } C'_M$$

$$W_P = \frac{1}{(\ R_{o1} \,//\, Ri_2\ )\ C'_M}$$

Veamos ahora que es lo que ocurre cuando aplicamos estos conceptos a nuestro problema. Para ello vamos a dibujar nuevamente el circuito del Driver y la etapa de salida, figura 30.

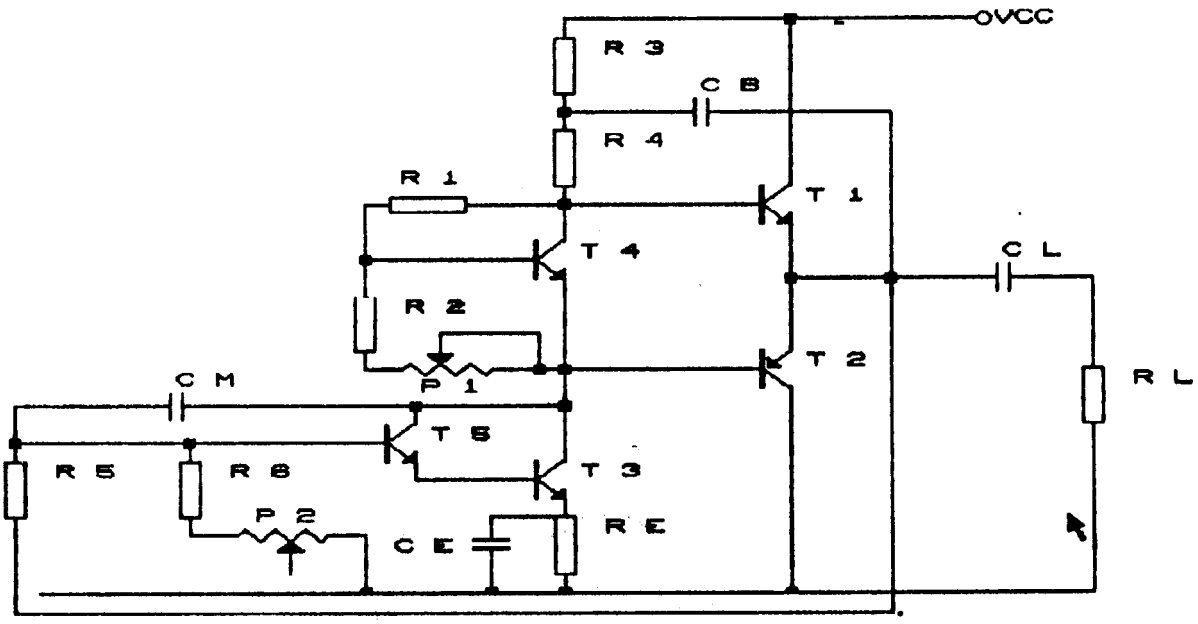


Fig. 30

La resistencia R_6 constituye una realimentación de Miller al igual que el condensador C_M, por tanto esta resistencia pasará a la entrada dividida por la ganancia del Driver G_D, entonces el circuito que tenemos que analizar para calcular la frecuencia del Polo Dominante será el siguente, figura 31.

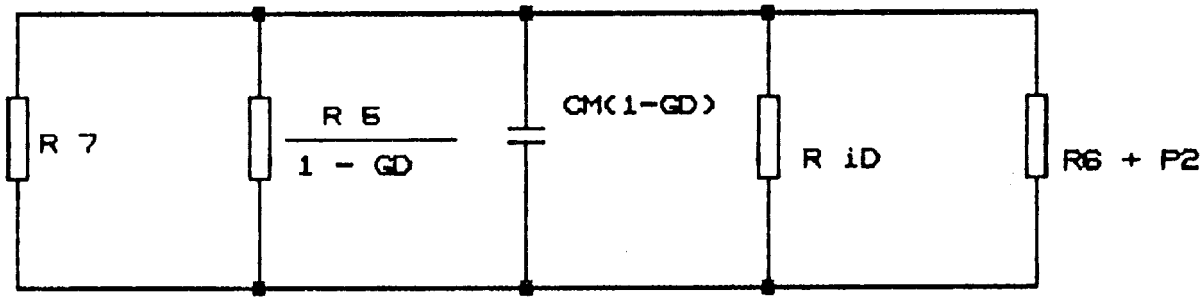


Fig. 31

De aqui resulta que W_P podrá calcularse por la siguiente ecuación :

$$W_P = \frac{1}{C_M (1 - G_D)((R_7 // Ri // R_6)/(1 - G_D))}$$

Ri_D es la resistencia de entrada del Darlington que podemos escribir como :

$$R_{iD} = h_{ie3} + (1 + h_{fe3}) h_{ie3}$$

o bien utilizando los resultados obtenidos en la página 29.

$$R_{iD} \simeq 2 \frac{h_{fe3}\, h_{ie3}}{g_{m3}}$$

Si hacemos que :

$$(R_6 + P_2) // R_{iD} << R_7$$

podemos independizarnos de R_7 en la expresión que determina la frecuencia del Polo Dominante y si:

$$R_5 << (R_6 + P_2) // R_{iD}$$

podemos despreciar su efecto también de consiguiente la expresión de w_P se reduce a:

$$w_P = \frac{1}{C_M R_5}$$

Con este resultado la frecuencia del polo, dominante queda independiente de los valores de :

$$R_7 , \quad (R_5 + P_2)$$

y de la ganancia del Driver G_D cuyo valor conocemos con bastante imprecisión pues podemos acotarla entre un valor máximo y uno mínimo esperados.

Hemos resuelto dos problemas, por un lado la compensación por polo dominante, independizándonos de la ganancia del Driver y por otro tenemos ahora un criterio para calcular R_7 la que haremos evidentemente mucho mayor que la resistencia de entrada del driver :

$$R_7 >> R_{iD}$$

5.2. Compensación Cero Polo.

Uno de los problemas más frecuentes con que nos encontramos al diseñar un amplificador de varias etapas es el de la respuesta en baja frecuencia pues muchas veces es necesario utilizar condensadores de desacople entre las distintas etapas.

El efecto que producen estos condensadores es el de reducir la respuesta en bajas frecuencias, pues se comportan asociados a la resistencia de salida de una etapa y la resistencia de entrada de la siguiente, como filtros pasa altos.

En el esquema de la figura 32 el condensador al que nos estamos refiriendo es el C_2.

Por otro lado en un amplificador de varias etapas, como el que estamos analizando, es muy conveniente a medida que vamos avanzando hacia la entrada, vamos teniendo etapas que tienen sensibilidad cada vez mayor. Estas son cada vez más susceptibles al ruido de la fuente.

El ruido de la fuente al que nos estamos refiriendo tiene en general dos grandes componentes, por un lado el ruido del filtrado (Ripple) y por el otro lado el ruido introducido en la fuente por el propio amplificador que está alimentando.

Para aclarar un poco más este concepto vamos a indicar que nuestro amplificador es un amplificador de potencia y que por lo tanto según el nivel de señal que tenga de salida (nivel que puede cambiar mucho si lo que estamos amplificando es un programa musical) hará que la corriente suministrada por la fuente varie de la misma manera y si la regulación de esta no es muy buena, su voltaje se modificará .

Estas variaciones de tensión se aplicarán a las bases de los transistores de las etapas anteriores a la de salida por los divisores resistivos que las polarizan .

En definitiva estamos teniendo variaciones de la tensión de polarización de la base y estas variaciones, en definitiva las interpreta como una señal .

Esta señal dependiendo del número de etapas del amplificador y de la etapa que estamos considerando puede estar en fase o desfasada cerca de 180 o con lo que podríamos interpretar este fenómeno como una especie de realimentación, la que podria como ya lo dijimos ser positiva o negativa.

Si se trata de una realimentación negativa el problema no es demasiado grave pues en definitiva su efecto será reducir en algo la ganancia.

Por el contrario, si se trata de un realimentación positiva ésta puede poner en peligro la estabilidad del amplificador pudiendo introducir oscilaciones totalmente indeseadas.

Como en realidad nosostros no podemos conocer a ciencia cierta el desfasaje que ha de introducir la realimentación a través de la fuente, no podemos a priori establecer nada con respecto al efecto que ha de causar .

En virtud entonces de la necesidad de resolver los dos problemas que hemos planteado y cuyos aspectos discutimos, vamos a colocar una resistencia y un condensador para desacoplar la fuente de cada una de las distintas etapas del amplificador.

Volviendo entonces al esquema de la figura 32 nos vamomos a referir desde ahora a la resistencia R_8 y al condensador C_1, que han de constituir el filtro que mencionamos .

Tenemos entonces nuevamente al circuito de la etapa de entrada en donde los componentes de interés ahora son : R_8 , R_7 , R_{10} , C_1 y C_2 , tal como lo indicamos en la figura 32.

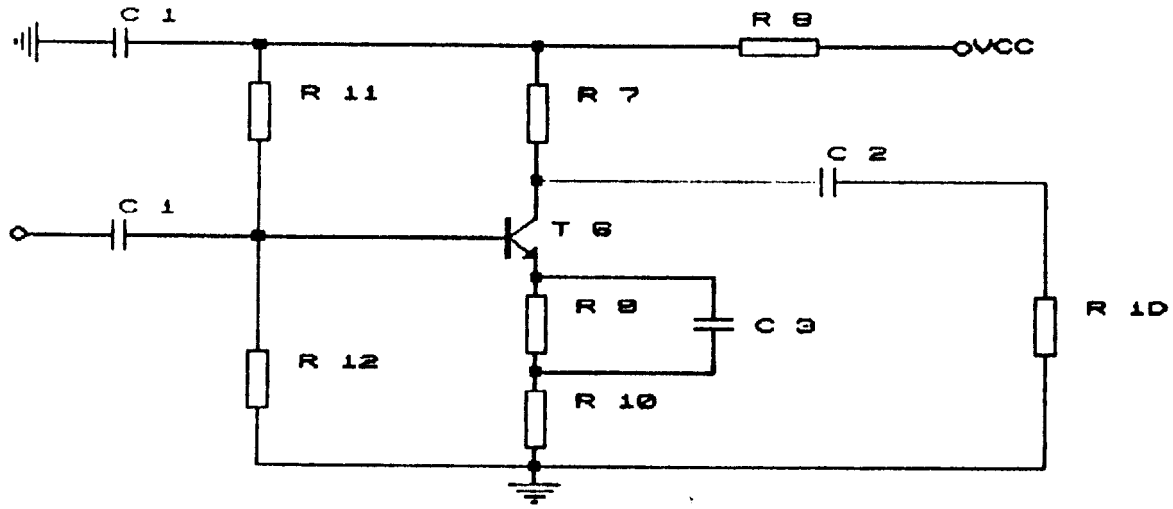


Fig. 32

Vamos a realizar en primer lugar un análisis cualitativo del efecto que producen en la respuesta en frecuencia estos componentes.

Para ello vamos a esquematizar al circuito en la forma indicada en la figura 33 , en donde A_1 y A_2 representan dos etapas amplificadoras cualesquiera, con lo que nuestro análisis será de carácter general.

De los amplificadores antes mencionados los parámetros que nos interesan son su ganancia, resistencia de salida y resistencia de entrada .

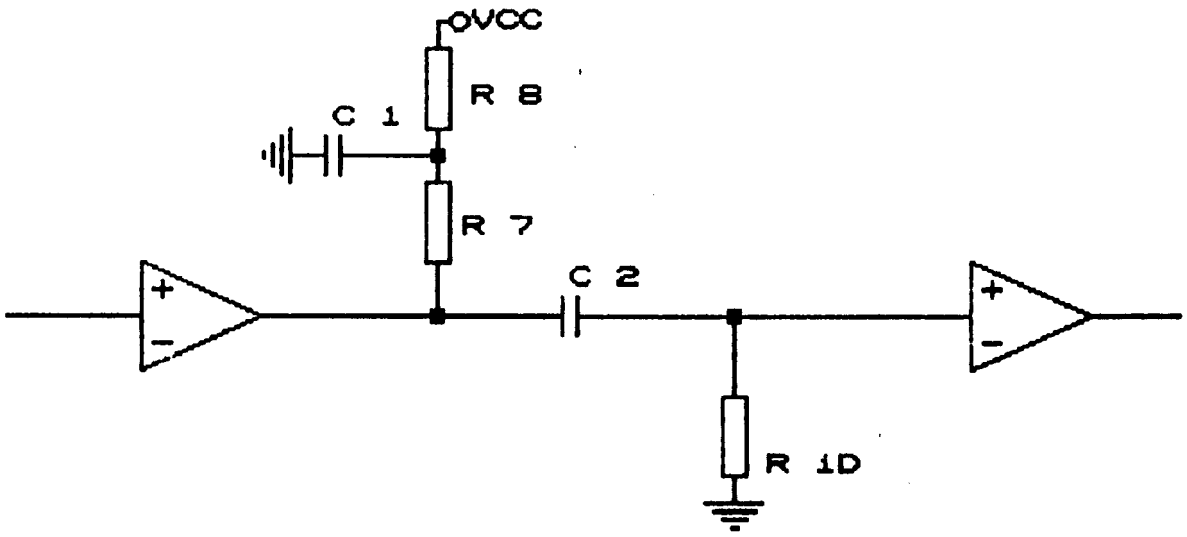


Fig. 33

En particular para el amplificador A_1 podemos elegir un modelo de NORTON y asumir que la resistencia de salida es infinita o por lo menos grande frente a las resistencias de colector.

De los datos del amplificador A_2 nos interesa solo la resistencia de entrada Ri .

En las figuras 34 y 35 hemos representado el circuito equivalente minimo necesario para estudiar el problema que estamos planteando .

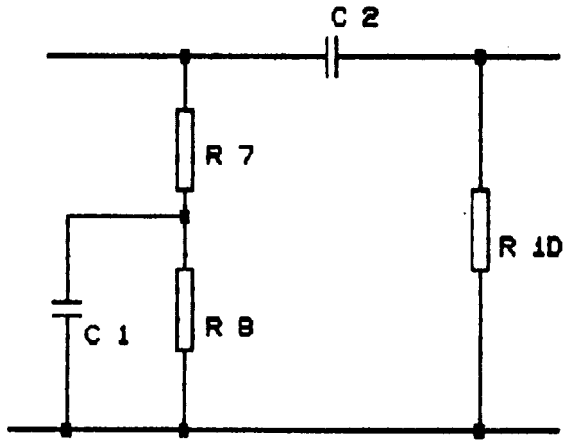


Fig. 34

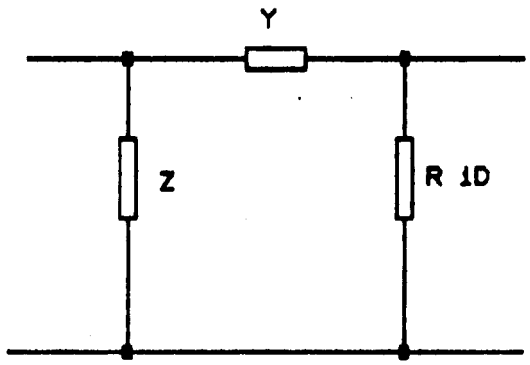


Fig. 35

Como primera hipótesis de trabajo vamos a suponer que solamente uno de los condensadores actúa por vez y luego superpondremos los resultados .

En primer lugar vamos a suponer que C_2 es infinito. por lo tanto la ganancia de la etapa la podemos anotar como :

$$G = \frac{- h_{fe} \cdot R''_L}{h_{ie} + R_{ie} (1 + h_{fe})}$$

En donde R''_L será el paralelo de R_{ib} con R_7 en serie con el paralelo de R_8 y C_1 .

Para frecuencia " cero " el condensador C_1 será un circuito abierto, por tanto R''_L tendrá su máximo valor y de consiguiente G también será máximo. En la medida que aumente la frecuencia, la reactancia de C_1 irá disminuyendo y por tanto el valor de R''_L, con lo que disminuirá la ganancia G, hasta el valor minimo que corresponde a frecuencia " infinita " , esto es cuando C_1 sea un cortocircuito frente a R_8 .

Con este razonamiento podemos bosquejar como seria la respuesta en frecuencia de esta etapa si solamente interviniera C_1 tal cual se indica en la figura 36

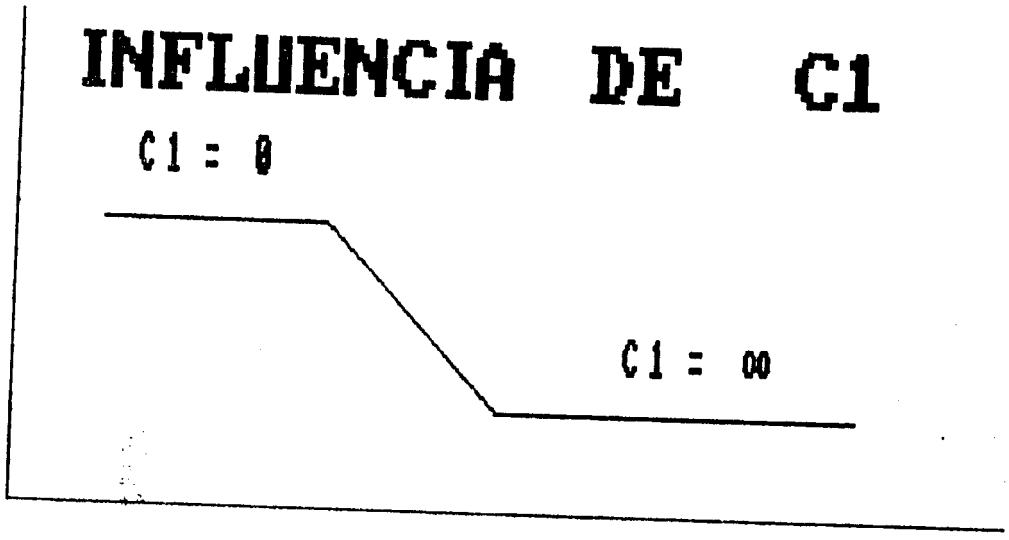


Fig. 36

Consideremos ahora solo la influencia de C_2 ; C_1 puede ser un cortocircuito o un circuito abierto, en definitiva esto no cambiará los resultados .

En la figura 37 tenemos el circuito a considerar y de él nos interesa fundamentalmente como varia la tensión en bornes de R_{ib} al variar la frecuencia .

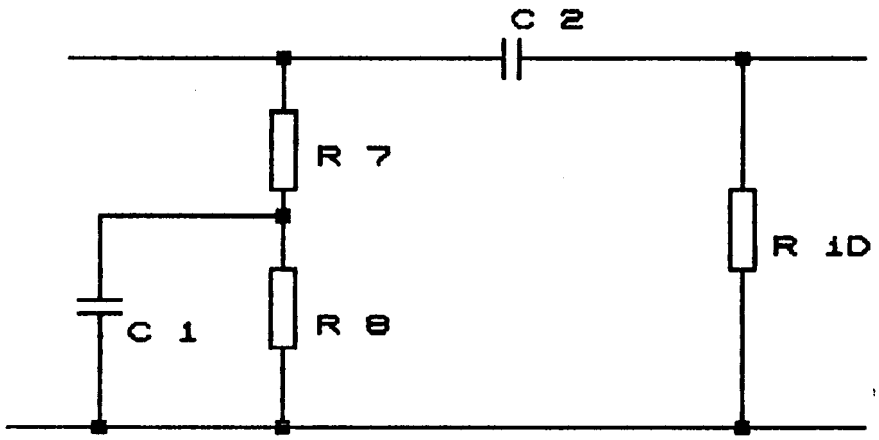


Fig. 37

Trabajando un poco con el circuito resulta :

$$Vo = I' . Ri_D$$

$$I'(Ri_D + 1/ S C_1) = (I - I')(R_7 + R_8)$$

$$I'(Ri_D + R_7 + R_8 + 1/ S C_1) = I(R_7 + R_8)$$

$$I' = \frac{(R_7 + R_8) I}{Ri_D + R_7 + R_8 + 1/ S C_1}$$

$$Vo = \frac{[(R_7 + R_8)Ri_D] S C_1 . I}{S C_1 (Ri_D + R_7 + R_8) + 1}$$

La transferencia Vo(S)/ I(S) presenta entonces un cero y un polo, el cero está en cero y el polo en algún lado, de consiguiente la respuesta en frecuencia de la etapa suponiendo solo la influencia de C_1 será de la forma indicada en la figura

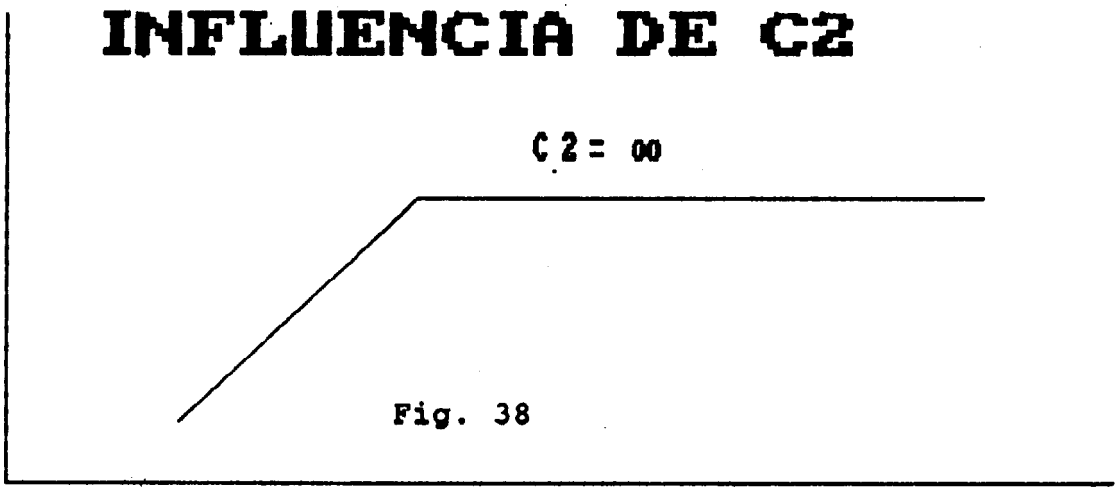


Fig. 38

Si ahora superponemos los efectos de ambos condensadores, se podria llegar a pensar que es posible que exista una combinación de los valores de los condensadores y resistencias que permitan cancelar los efectos aislados de ambos.

Si esto resulta posible entonces la respuesta del amplificador será independiente de la frecuencia, y esto lo podremos analizar estudiando la respuesta a un escalón .

5.3. Respuesta al escalón

Plantearemos nuevamente el circuito de las figuras 34 y 35, en las figuras 39-a y 39-b en donde se ha simplificado al circuito denominando Z, Y y Ri a las distintas ramas.

En general siempre se puede hacer esto mismo lo que permite abordar rápidamente la solución del circuito .

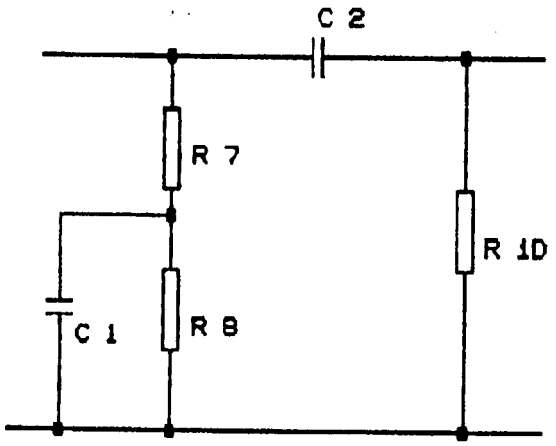


Fig. 39 -a

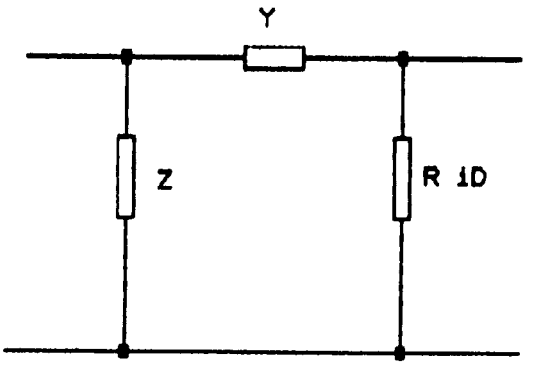


Fig. 39-b

La hipótesis que haremos ahora será que R_8 es infinita o mejor dicho que la reactancia de C_1 es mucho más chica que R_8.

$$Vo = Ri_D\ (\ I_1 - I'\ ) \qquad Z.\ I' = (\ I_1 - I\ )(\ Ri_D + 1/Y\ )$$

$$(\ Z + Ri_D + 1/Y\ )\ I' = I_1\ (\ Ri_D + 1/Y\ ) \quad ====>$$

$$I' = \frac{Ri_D + 1/Y}{Z + Ri_D + 1/Y}\ I_1$$

de donde resulta :

$$I' = \frac{1 + Ri_D.Y}{1 + (\ Z + Ri_D\ )Y}\ I_1$$

$$Vo = Ri_D \left(1 - \frac{1 + Ri_D . Y}{1 + (Z + Ri_D) Y} \right) I_1 = \frac{Ri_D \; Z \; Y \; I_1}{1 + (Z + Ri_D) Y}$$

$$Z = R_7 + R_8 \; / \; (1 + s \; C_1 \; R_8)$$

con la hipótesis propuesta : $R_8 >> 1/ W C_1$

Z resulta : $Z \simeq R_7 + 1/ S C_1$ $\qquad Y = S C_2$

$$Z.Y = S R_7 C_2 + C_2 / C_1 = R_7 C_2 (S + 1/R_7 C_1)$$

$$1 + (Z + Ri_D) Y = 1 + S (R_7 + Ri_D) C_2 + C_2 / C_1 =$$

$$= \frac{C_1 + C_2}{C_1} + S (R_7 + Ri_D) C_2 =$$

$$= (R_7 + Ri_D) C_2 \left(\frac{C_1 + C_2}{C_1 \; C_2 \; (R_7 + Ri_D)} + S \right)$$

Llamando $C = \frac{C_1 \; C_2}{C_1 + C_2}$ y $R = R_7 + Ri_D$ resulta:

$$Vo = \frac{R_7 \; Ri_D \; C_2 \; (S + A)}{(R_7 + Ri_D) \; C_1 \; (S + B)} I_1 (S) \qquad I_1 (S) = I_1 / S$$

$$= \frac{Ri_D \; R_7 \; (S + A)}{R_7 + Ri_D \; (S + B)} * I_1 / S$$

descomponiendo en fracciones simples y antitransformando llegamos a:

$$Vo(t) = \frac{R_7 . Ri_D}{R_7 + Ri_D} \left(A/B + \frac{B-A}{A} \exp - Bt \right) I_1 =$$

$$= \frac{R_7 . Ri_D}{R_7 + Ri_D} \; A/B \left(1 + \frac{B-A}{A} \exp - Bt \right) I_1 =$$

Calculemos ahora Vo(Ø) a los efectos de obtener lo que llamaremos la función normalizada Y(t).

$$Vo(\emptyset) = \frac{R_7 . Ri_D}{R_7 + Ri_D} I_1 \qquad Y(t) = \frac{Vo(t)}{Vo(\emptyset)}$$

para que tengamos una compensación perfecta es necesario que se cumpla que:

$$Y(t) = 1$$

$$Y(t) = \frac{Vo(t)}{Vo(\emptyset)} = A/B \left(1 + \frac{B-A}{A} \exp - Bt \right)$$

De la hipótesis de compensación perfecta resulta :

$B-A = \emptyset \Longrightarrow B = A \qquad B = 1 / C.R \qquad A = 1 / C_1 . R_8$
de donde resulta :

$$R_7 . C_1 = R.C$$

$$C = \frac{C_1 . C_2}{C_1 + C_2} \qquad R = R_7 + Ri_D$$

$$R_7 . C_1 = \frac{C_1 . C_2}{C_1 + C_2} (R_7 + Ri_D) \quad \text{resultando}$$

$$R_7 (C_1 + C_2) = C_2 (R_7 + Ri_D)$$

$$R_7 . C_1 = Ri_D . C_2$$

La condición entonces para que exista la compensación perfecta es que las dos constantes de tiempo sean iguales .

Para el cálculo del condensador de desacople que permita obtener una compensación perfecta, deberemos primero de establecer el valor de C_1 para luego calcular C_2 a partir de la fórmula anterior .

Al principio de este desarrollo consideramos que R_8 era infinita o bien que la reactancia de C_1 era mucho más chica que R_8 .

Para poder calcular esta reactancia será necesario definir la frecuencia para la cual queremos nosotros que ocurra esto.
Para este propósito consideramos como frecuencia para este cálculo la mas baja que queremos amplificar, o bien la que corresponda al ruido de la fuente (ripple).

Si el rectificador es de onda completa, la frecuencia del ripple será de 100 Hz. por tanto relacionaremos la reactancia de C_1 con R_8 a esa frecuencia .

$$W.C_1.R_8 \gg 1 \quad \Longrightarrow \quad C_1 \gg 1/\ W.R_8$$

finalmente tenemos $C_2 = C_1\ (\ R_7\ /\ Ri_D\ )$.

5.4. Sub- Compensación

Volvamos a la expresión general de Y(t) y hagamos un cambio de variables, llamemos L a B / A y X a Bt.

$$L = B\ /\ A \qquad y \qquad X = Bt$$

$$Y(t) = \frac{Vo(t)}{Vo(\emptyset)} = A/B\ \left(\ 1 + \frac{B-A}{A}\ exp - Bt\ \right)$$

y con los cambios de variables propuestos resulta :

$$Y(t) = 1\ /\ L\ [\ 1 + (\ L - 1\ )\ exp - X\ ]$$

el caso estudiado, la compensasión perfecta corresponde al valor

$$L = 1$$

Veamos ahora que ocurre cuando L es distinto de 1

Sub-compensación

$L \gg 1$ Y(t) se puede reducir a :

$$Y(t) = exp. - X \qquad X = Bt = t\ /\ C.R$$

si X es pequeño, tal como ocurriria si $t \ll C.R$ podemos desarrollar Y(t) y quedarnos con los primeros términos del mismo, de consiguiente :

$$Y(t) \simeq 1 - X$$

con lo que resulta que comparando con el escalón unitario el techo se inclina hacia abajo .

Podemos evaluar la inclinación si consideramos por ejemplo un tiempo bastante más pequeño que la constante de tiempo C.R.

Con el criterio del 10 % podemos poner por ejemplo X = 0.1 y para obtener el caso extremo, la máxima inclinación, haremos L infinito.

$$L = oo \qquad X = 0.1 \qquad Y(t) = 0.9$$

Para completar este análisis vamos a suponer que L = 2 y calculamos cuanto vale Y(t) en X = 0.1.

$$L = 2 \qquad X = 0.1 \qquad Y(t) = 0.95$$

En el dibujo que aparece en la figura 40 se ilustran las distintas situaciones según los valores de L.

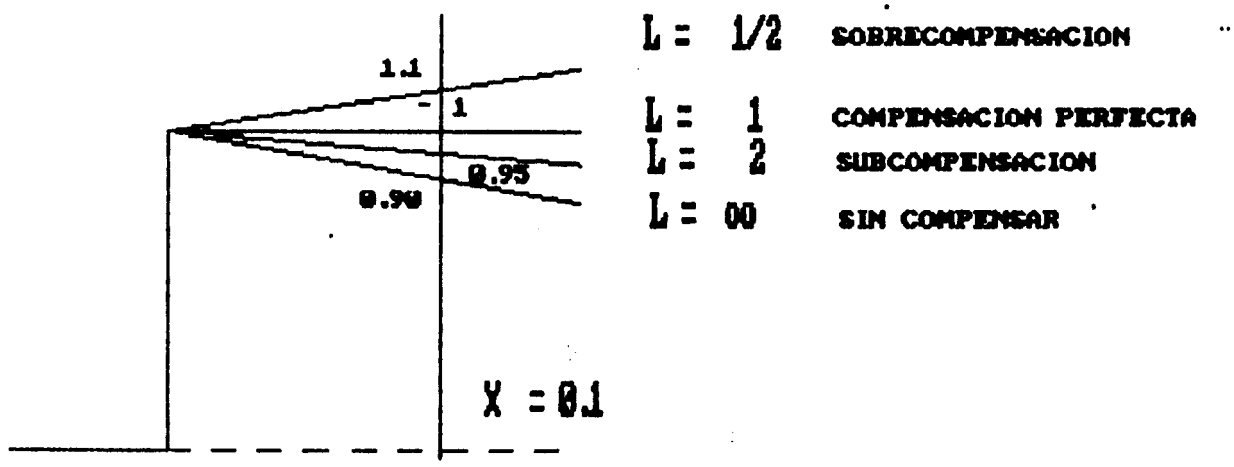


Fig. 40

5.5. Sobre- compensación

Vamos a analizar ahora el caso en que L < 1 y como ejemplo realizaremos los cálculos para L = 1 / 2.

$$Y(t) = 2 \; (\; 1 - 1/2 \; \exp. - X \;) = 2 - \exp. X \qquad X << 1$$

podemos desarrollarlo y resultará lo siguiente :

$$Y(t) = 2 - 1 + X = 1 + X$$

$$X = 0.1 \qquad Y(t) = 1.1$$

En la figura 40 se ha indicado también este caso .

Llamaremos Tilt al porcentaje de inclinación del techo del escalón referido al escalón unitario .

5.6. Conclusiones

Si bien la solución ideal seria poder efectuar una compensación perfecta,, ésta en general no es fácil de realizar, a menos que se coloquen algunos elementos variables que puedan luego ajustarse .

Consecuentemente al realizar o al intentar una compensación de este tipo debemos de optar por sub compensar o por sobre compensar .

En el caso particular del amplificador que estamos analizando hay varios condensadores que en definitiva van a afectar la respuesta en baja frecuencia, por lo tanto si tenemos que optar por una de las dos situaciones, elegiremos sobrecompensar un poco.

Resulta entonces :

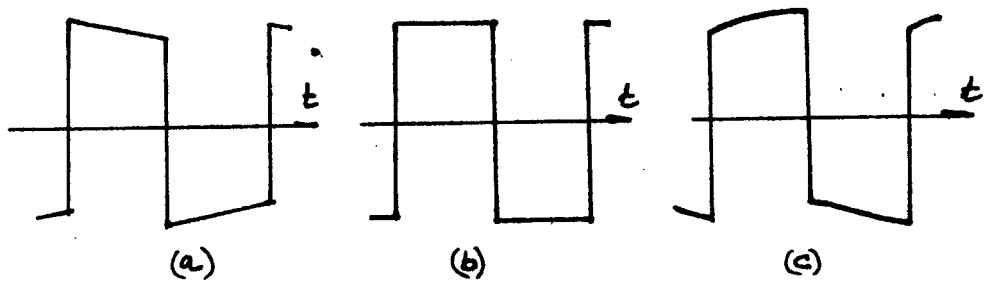
$$L < 1 \Longrightarrow A < B \Longrightarrow 1 / C.R < 1 / R_7.C_1$$

y finalmente tenemos :

$$C_2 > C_1 . R_7 / R_{iB}$$

En definitiva lo que hacemos al sobrecompensar es achicar el valor del condensador C_1, esto traerá una modificación en la respuesta al escalón ; el techo del mismo no solo se inclinará hacia arriba sino que también presentará una cierta curvatura.

En la figura 41 mostramos las distintas formas de onda de salida según el tipo de compensación desarrollado.



DISTINTAS RESPUESTAS DE UN AMPLIFICADOR A UNA ONDA CUADRADA

a) C_1 demasiado grande (SUBCOMPENSADO).
b) $C_1 = C_2 . R_7 / R_{iB}$ (COMPENSACION PERFECTA).
c) C_1 demasiado chico (SOBRECOMPENSADO)

Fig. 41

5.7. Resistencia de entrada

Volvamos al circuito de la figura 32 el cual reproducimos en la figura 42.

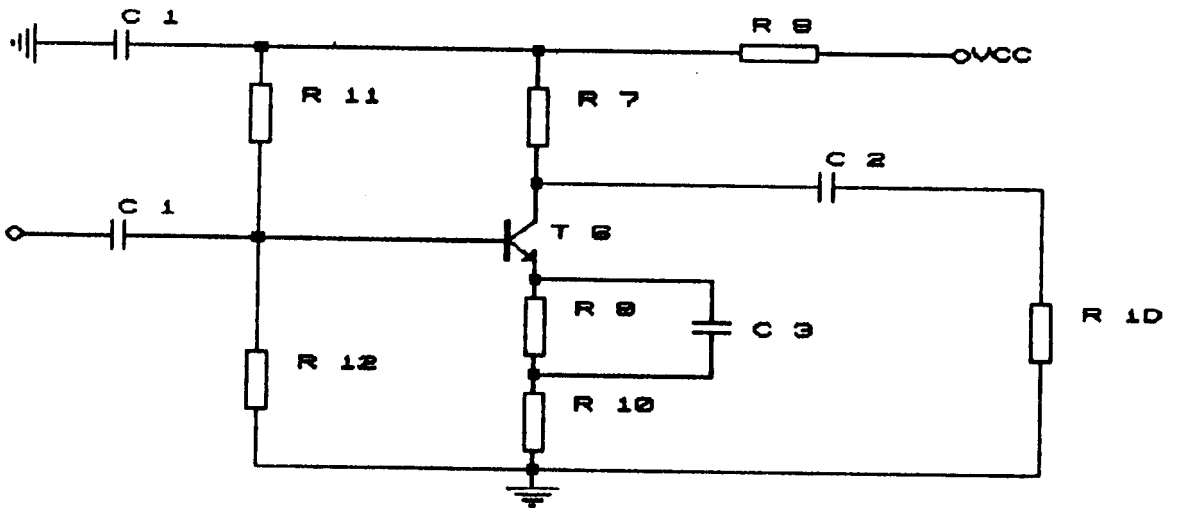


Fig. 42

Básicamente la resistencia de entrada estará constituida por dos términos, por un lado el paralelo de R_{11} y R_{12} y por otro la resistencia de entrada de T_8, la que estará determinada por R_{i8}, pues R_8 la supondremos cortocircuitada por C_3.

A esta resistencia la llamaremos Ri_8 y estará dada por:

$$Ri_8 = h_{i\,e\,8} + (1 + h_{f\,e\,8}) R_{i\,8}$$

$$h_{i\,e\,8} = r_b e = (h_{f\,e\,8} . V_T) / I_{c\,8}$$

pero por otro lado no debemos de olvidar que el amplificador va a funcionar realimentado y entre otros, uno de los efectos de la realimentación es aumentar la resistencia de entrada .

Si aplicamos las fórmulas usuales para realizar este cálculo la resistencia de entrada se verá incrementada de la siguiente forma :

$$R'i_8 = R_8 (1 + AH)$$

en donde AH es la ganancia del amplificador realimentado en loop abierto.

Este coeficiente puede perfectamente ser del órden de 20 o 30 por lo que se deduce que $R'i_8$ podria resultar bastante más grande que el paralelo de R_{11} y R_{12}, por lo que serán en definitiva estas las que determinen el valor de la resistencia de entrada .

Con lo que hemos mencionado queda claro que todo este problema está directamente vinculado con la realimentación .

5.8. Realimentación

Como ya lo hemos indicado repetidas veces, este amplificador va a ser realimentado para fijar su ganancia, ancho de banda y resistencia de entrada .

Esta realimentación la efectuaremos desde la salida al punto medio de las resistencias de emisor de la primera etapa, transistor T_6, unión de las resistencias R_8 y R_9.

La red de realimentación será simplemente una resistencia a la que denominaremos R_F. Como hay algunos problemas para conectarla directamente entre los puntos antes mencionados, pues los niveles de continua son distintos, será necesario colocar un condensador en serie, al que llamaremos C_F.

Este condensador indefectiblemente va a intervenir en la respuesta en baja frecuencia del amplificador, por lo tanto es importante ver que criterios aplicaremos para calcularlo .

Esquematizaremos entonces al amplificador en la forma indicada en la figura 43.

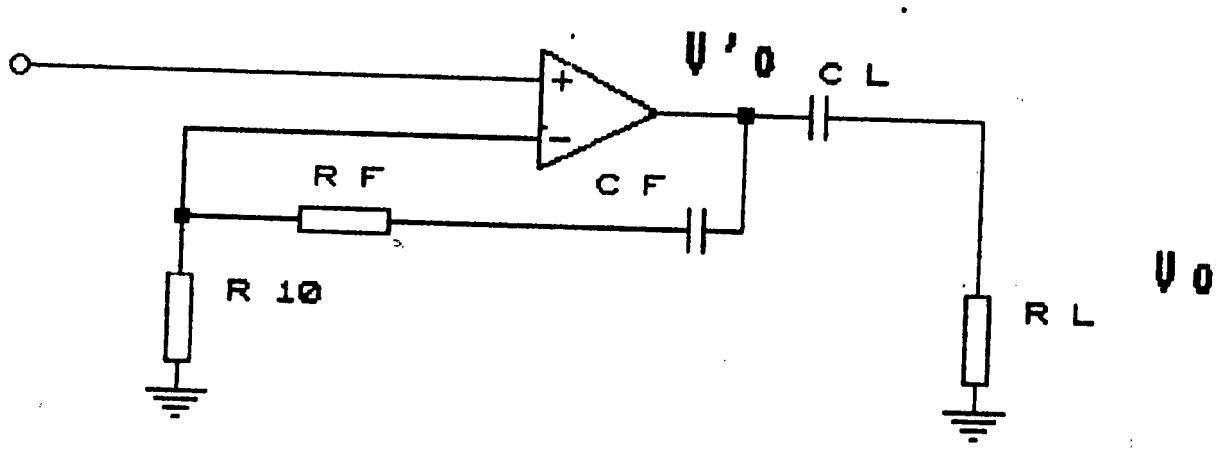


Fig. 43

Vamos a considerar al amplificador como si fuera ideal, principalmente por su resistencia de salida que vamos a suponer vale 0, en esas condiciones la carga que significa la realimentación y la propia carga, R_L, no influyen en la salida lo que nos ha de permitir realizar los siguientes cálculos:

$$Vo = V'o \cdot \frac{R_L}{R_L + 1/SC_L} = \frac{Vo \cdot S\,C_L\,R_L}{1 + S.C_L.R_L}$$

$$V'o = Vi\left(1 + \frac{R_F + 1/S.C_F}{R_{i\phi}}\right) = Vi\left(\frac{SR_{i\phi}C_F + SC_F R_F + 1}{SC_F\,R_{i\phi}}\right)$$

$$= Vi\left(\frac{1 + SC_F(R_{i\phi} + R_F)}{SC_F\,R_{i\phi}}\right)$$

$$Vo = \frac{Vi\,[\,1 + SC_F\,(R_{i\phi} + R_F\,]}{S\,C_F\,R_{i\phi}} \cdot \frac{S\,C_L\,R_L}{(\,1 + S\,C_L\,R_L\,)}$$

Si queremos que Vo / Vi sea independiente de la frecuencia deberemos en primer lugar cancelar el cero con el polo, de donde ha de resultar lo siguiente:

$$C_F\,(R_{i\phi} + R_F) = C_L\,R_L$$

y sustituyendo en la ecuación anterior resulta :

$$\frac{Vo}{Vi} = \frac{C_F\,(R_{i\phi} + R_F)}{C_F\,R_{i\phi}} = 1 + R_F / R_{i\phi}$$

en definitiva el resultado que obtenemos es el clásico

$$\frac{Vo}{Vi} = \left(1 + \frac{R_F}{R_{i\phi}}\right)$$

Este resultado es por demás elocuente pues hemos cancelado la influencia del condensador de realimentación y nada menos que la del condensador de salida en la respuesta en frecuencia.

De consiguiente el cálculo de la capacidad del condensador de salida la podremos efectuar solamente por criterios energéticos, sin tener necesidad de analizar que pasa con él en la respuesta en frecuencia .

Por otro lado la ganancia total del amplificador realimentado estará definida por la relación de las resistencias R_F y $R_{i\phi}$ resultado sumamente importante .

5.9. Validéz de estos resultados

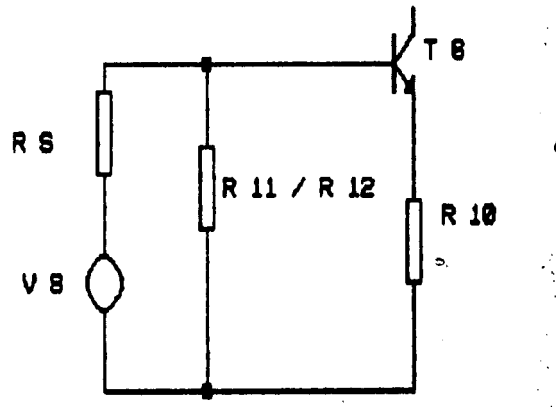
Estos resultados son ciertos si el amplificador que analizamos teiene las caracteristicas normales de un Amplificador Operacional. En este caso el amplificador no es un operacional, hemos asimilado su estructura a uno de estos , pero el parámetro de la alta resistencia de entrada no lo cumple.

Hemos considerado la entrada por la base de T_6 como entrada no inversora , y la entrada por el emisor como entrada inversora, la resistencia entre estos dos puntos es relativamente baja, del orden del h_{ie6} y esta dista mucho de asimilarse a una resistencia infinita .

Cuando estudiamos la resistencia de entrada en el punto 5.7. calculamos la correspondiente a la entrada no inversora, seria entonces conveniente que calculáramos ahora la resistencia vista desde la entrada inversora .

Analizando el circuito nos encontramos con que la resistencia vista en este caso, depende fuertemente de lo que esté conectado en la base. Esto es que dependerá de la resistencia de salida del generador o de la fuente de exitación del amplificador.

Podemos dibujar entonces el circuito equivalente para el problema que queremos analizar, lo vemos en la figura 44.



$$\leftarrow \quad Ri = \frac{(h_{ie6} + R_{11}//R_{12}//Rs)}{1 + h_{fe6}}$$

Fig.44

resultado que como podemos apreciar depende fuertemente del valor de Rs, de consiguiente para poder calcular la resistencia de entrada en el peor de los casos podemos poner $Rs = 0$ por lo tanto :

$$Ri = h_{ie6} / (1 + h_{fe6})$$

y para que ese valor no influya deberá ser bastante más grande que R_{ie} de donde resulta el siguiente criterio.

$$R_{ie} << Ri$$

en esas condiciones R_{ie} deberá ser una resistencia muy pequeña, para que pueda cumplir con tal condición .

Resuelto entonces este problema, podemos garantizar que la ganancia puede determinarse por :

$$G_T = 1 + R_F / R_{ie}$$

5.10. Polarización

Definido entonces el valor de R_{ie} por las condiciones antes mencionadas, resulta que su valor influirá muy poco en la polarización, quedando esta definida en definitiva por los valores de:

$$R_{i1}, R_{i2} \text{ y } R_8$$

Con todos los elementos que hemos manejado hasta ahora, tales como resistencia de entrada y realimentación resulta que la resistencia de entrada estará prácticamente fijada por el paralelo de R_{i1} y R_{i2} por lo que a los efectos de maximizarla convendria que

$$R_{i1} = R_{i2}$$

Para calcular la tensión minima de fuente que necesitamos para que esta etapa funcione correctamente podemos empezar a definir algunas cosas, para ello nos referiremos al circuito de la figura 45.

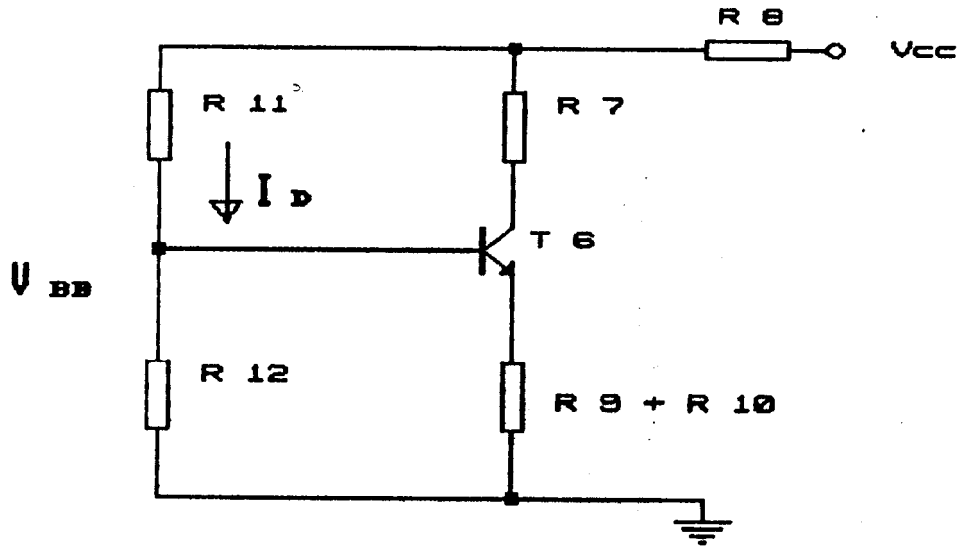


Fig. 45

$V_{BB} = V / 2$ $\quad I_D = 10\ I_{BB}$ $\quad Ri = R_{11} // R_{12}$

Si $R_{11} = R_{12}$ ====> $Ri = R_{11} / 2$

partiendo entonces del valor de Ri que deseamos obtener y asumiendo que las résistencias de polarización son las que la definen podemos calcular R_{11} y R_{12} .

$R_{11} = R_{12} = 2\ Ri$ =====> $V = (R_{11} + R_{12})\ I_D$

$V = 4\ Ri\ .\ I_D$ $\quad I_D = 10\ I_{BB} = 10\ I_{CC} / h_{FEE}$.

Como ya lo hemos dicho en repetidas oportunidades, la excursión de señal de salida en el colector del transistor T_6 no es critica, por lo tanto podemos, en principio tomar una corriente de colector arbitraria y con ella definir el resto de los elementos .

Los criterios para la elección de esta corriente estarán basados en otras consideraciones, como por ejemplo la sensibilidad de la etapa de entrada, la relación señal/ruido, el ruido térmico etc.

En base a todos estos elementos de juicio la inclinación en la elección será tomar la corriente de colector lo más pequeña que podamos.

Asociado a todo esto está la elección del transistor a utilizar para la realización de esta etapa.

El transistor deberá ser de bajo ruido y de bajas pérdidas para que podamos tomar corrientes pequeñas de colector, por debajo del mA.

Otro aspecto que interesaria es que el transistor elegido tenga un h_{FE} alto, aunque esta condición no es prioritaria .

El primer punto que interesa es la determinación de R_{16}, para ello calcularemos la resistencia de entrada correspondiente a la entrada inversora .

$Ri^- = h_{IEE} / (1 + h_{FEE}) = r_{BB'EE} / (1 + h_{FEE})$

Si $h_{FEE} >> 1$ $\quad Ri = 1 / g_{mE} = V_T / I_{CE}$.

Podriamos elegir por ejemplo I_{CE} ~250 ó 300 uA. por lo que Ri^- resultaria del orden de 104 ohms

$Ri^- = 26 / 0.25 = 104$ ohms. con lo que podemos elegir a R_{16} de 10 o 12 ohms y asi cumplir con la condición necesaria para que la ganancia quede determinada por los valores de R_F y R_{16}.

Con el valor de Ri_7 y esta corriente podemos calcular R_{11} y R_{12}.

I_{c6} = 250 uA. h_{fe6} = 100 I_D = 25 uA.

Ri_7 = 50 kohms. V = 4. Ri .I_D = 200 x 0.025 = 5 V.

Como esta tensión es muy pequeña podemos perfectamente aumentar la corriente de colector del transistor o la corriente por el divisor resistivo a los efectos de mejorar la estabilidad de la etapa , para nuestro caso podemos por ejemplo hacerla 3 veces más grande (totalmente arbitraria la elección), con lo que V será ahora de 15 V.

$$V = 15 \text{ V.}$$

La ventaja de aumentar el valor de V a expensas de consumir más corriente por el divisor resistivo es que nos permitirá aumentar el valor de la resistencia de colector R_7.

Con esta condición se facilitan los cálculos, en la compensación por polo dominante pues podemos hacer facilmente que se cumpla :

$$R_7 >> Ri_D$$

Pasemos entonces a calcular todas las resistencias :

$R_{11} = R_{12} = 2\ Ri$ ===> R_{11} = 100 K. R_{12} = 100 K.

$$R_6 = \frac{Vcc - V}{I_{c6} + I_D} \qquad V = 2\ R_{11} \times I_D$$

$$R_6 = (V / 2 - V_{BE6}) \frac{1}{I_{c6}}$$

$$R_7 \simeq \frac{V}{4\ I_{c6}} = 3.75 / 0.25 = 15 \text{ K.}$$

En el ejemplo que estamos analizando Vcc min = 40 V. por lo tanto podemos calcular ahora R_6.

$$R_6 = \frac{40 - 15}{0.25 + 0.075} = 77 \text{ k.}$$ valor estándar 68 K. u 82 K

Resúmen

R_{11} = 100 K. R_7 = 15 K. R_6 = 27 K.

R_{12} = 100 K. R_6 = 68 K. u 82 K. R_{16} = 10 u 12 ohms.

5.12. Excursión de tensión a la salida

Todos estos cálculos, sobre todo la estimación de la corriente de colector, van a determinar la posibilidad de excursión en la salida de la etapa (el colector).

Como R_7 resulta bastante más grande que Ri_D será esta en definitiva la que fije la máxima excursión , la que indicaremos por V_{ce} max.

$$V_{ce} \text{ max.} = Ri_D \times Ic_s$$

$$V_{ce} \text{ max.} = V_L / G_D$$

En definitiva, lo correcto seria que G_D y Ri_D fueran los que determinaran el valor de Ic_s minimo necesario para tener la excursión de señal suficiente para que a la salida se obtenga la potencia total sobre la carga .

Si este valor de Ic_s min. resultara inferior al supuesto en los párrafos anteriores, validaria los resultados obtenidos, de lo contrario deberemos de rehacer todos los cálculos a la luz de estos nuevos resultados .

Normalmente el procedimiento seria tomar como punto de partida la excursión necesaria sobre la Ri_D para obtener la potencia y de alli estimar el valor de Ic_s.

5.13. Ganancia de la etapa

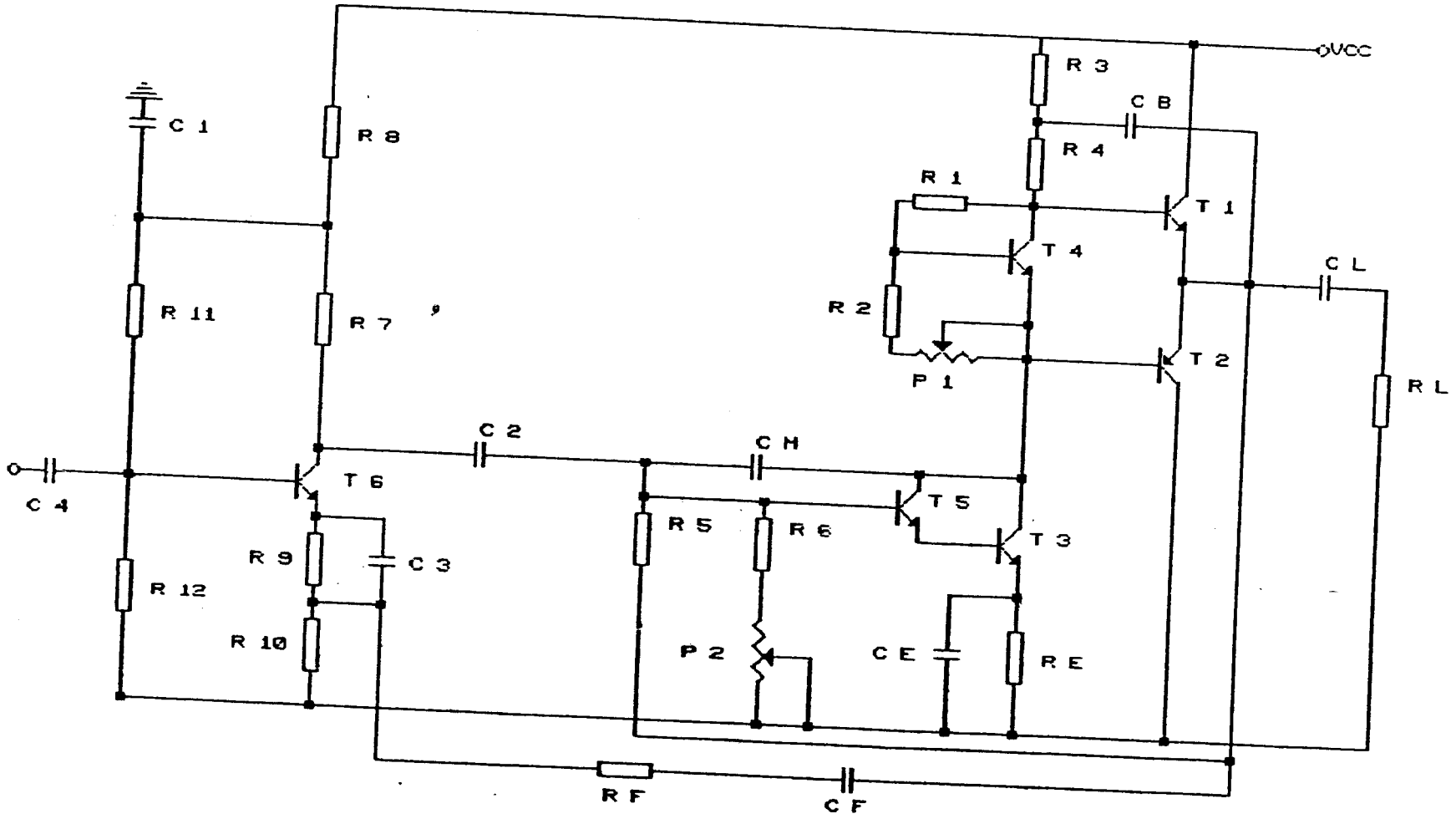
Una vez obtenidos todos los valores de los distintos componentes que constituyen la etapa podemos calcular la ganancia de la misma .

Como ya lo hemos dicho este parámetro no es critico, su valor es irrelevante pudiendo en principio tener cualquier valor.

Con los datos disponibles su cálculo es inmediato y vale :

$$G_E = Ri_D / R_{1e}$$

A continuación vamos a presentar el circuito completo del amplficador que hemos estado analizando.



Title	AMPLIFICADOR DE POTENCIA	
Size A	Document Number	REV
Date: August 18, 1990	Sheet of	

CAPITULO 6

LOS CONDENSADORES

Como podemos observar en el circuito completo del amplificador, tenemos varios condensadores los que pasamos a detallar:

$$C_L\ ,\ C_B\ ,\ C_E\ ,\ C_M\ ,\ C_1\ ,\ C_2\ ,\ C_3\ ,\ C_4$$

Para varios de ellos ya hemos enunciado criterios y procedimientos que permiten calcularlos, para otros aún no los tenemos.

Comenzaremos entonces un repaso considerando a cada uno de ellos .

6.1.-CONDENSADOR DE SALIDA C_L

Este condensador cumple varias funciones, la primera es la de aislar la carga en continua de forma tal que no circule ninguna componente de continua por ella.

La segunda es la de proporcionar la energia necesaria para que conduzca el colector de T_2 durante el semiperiodo en que le corresponde conducir.

Este último aspecto que acabamos de mencionar será el que en definitiva nos permita enunciar algún criterio para su cálculo.

Un criterio para su diseño podria ser el de la cantidad de energia acumulada en el condensador C_L durante el periodo en que conduce T_1, esta energia ha de ser suficiente como para proporcionar la corriente promedio de colector durante el semiciclo correspondiente correspondiente a la conducción de T_2

En condiciones ideales el punto medio de los emisores está polarizado en el punto medio de la fuente por lo tanto la carga acumulada en el condensador será :

$$Q = C.V_M \qquad V_M = Vcc / 2 \quad ====> \quad Q = C_L \ . \ Vcc / 2$$

Siempre admitiendo condiciones ideales , la corriente media de colector será :

$$Im = I_L / \pi = V / (\pi R_L) = Vcc / (2 \pi R_L)$$

$$Q = Im \ . \ T$$

T es el tiempo que dura un semiperiodo, que para estimarlo hemos de considera el peor caso, que corresponderá a la frecuencia más baja que queremos amplificar, supongamos que fueran 20 Hz , de donde resulta :

$$T = \frac{1}{2.f} = \frac{1}{2 \times 20} = 25 \text{ mS.}$$

$$Q = C_L \; Vcc / 2 = Im. \; T = Vcc \; . \; T /(2 \; II \; R_L)$$

de donde resulta como valor para C_L el siguiente :

$$C_L = \frac{T}{II. \; R_L} = \frac{1}{2 \; II \; f_{min} \; R_L}$$

Analizando este resultado vemos que resulta evidente que C_L introduce un polo a la frecuencia más baja que queremos amplificar .

En nuestro ejemplo bastaria con que el valor del condensador fuera de :

$$C_L = \frac{1}{2 \; II \; .20.8} = 994 \text{ uF.}$$ valor estándar 1000 uF.

El polo que introduce este condensador en realidad no nos procupa demasiado en la respuesta en frecuencia pues vimos de acuerdo a los resultados obtenidos en el parágrafo 5.8. que podiamos cancelar su efecto en la respuesta en frecuencia con el condensador de realimentación C_F .

$$C_F = C_L \; . \; R_L \; / \; (\; R_{in} + R_F \;)$$

Este resultado en realidad visto a primera intensión resulta muy interesante pues en principio nos permitiria achicar el condensador de salida sin afectar la respuesta en frecuencia .

Esta suposición no es cierta pues si el condensador es más chico no podrá almacenar toda la energia como para que pueda suministrar toda la corriente al colector de T_2, cuando el amplificador este trabajando en la frecuencia más baja .

En conclusión el criterio más acertado para calcular el condensador de salida C_L es el planteado al principio, por la carga acumulada .

6.2.-CONDENSADOR DEL BOOTSTRAP C_B

En la sección 3.4. ya hemos analizado el problema de este condensador y el criterio aplicado para su cálculo era el de suponer que se comporta efectivamente como un cortocircuito a la frecuencia más baja que queremos amplificar .

Para ello comparábamos su reactancia a la antedicha frecuencia con el paralelo de las resistencias R_3 y R_4 y suponiamos, por ejemplo que esta fuera 5 o 10 veces más chica.

La suposición de 10 veces más chica nos lleva a tener que utilizar aqui condensadores muy grandes para el bootstrap, inecesariamente grandes pues en definitiva al estudiar su influencia en la respuesta en frecuencia nos encontramos con que introduciria un polo a frecuencia muy baja y esto realmente no será necesario.

Como resultado de todo este análisis podemos indicar que valores de C_B del orden tal que su reactancia sea a lo sumo 5 veces más chica a la frecuencia más baja de trabajo que el paralelo de R_3 con R_4 son suficientes .

En nuestro caso el valor que asumimos para C_B, de 470 uF, calculado en la página 23 es suficiente pues el polo que ha de introducir estará a una frecuencia del orden de los 4 o 5 Hz.

Ver Apéndice I

6.3.- CONDENSADOR DE EMISOR DEL DRIVER C_E

Este es el condensador de desacople de la resistencia de emoisor del Driver, este condensador sabemos que por ser de sdesacople en el emisor aporta a la respuesta en frecuencia del amplificador un cero y un polo, el cero en general estará a una fercuencia muy baja por lo que solamente importará el polo.

Este polo no es facilmente cancelable por lo que lamentablemente permanecerá en la respuesta en frecuencia .

Para su cálculo podemos a los efectos de no sobredimensionarlo admitir que será el que en definitiva fije el limite inferior del pasb de banda del amplificador .

En estas condiciones vamos a calcular la ganancia del Driver suponiendo que el par darlington se comporta como un transistor con un h_{ie} y un h_{fe} equivalentes .

$$G_D = \frac{- h_{fe} R_L}{h_{ie} + (1 + h_{fe}) \dfrac{R_E}{1 + S C_E R_E}}$$

$$= \frac{- h_{fe} R_L (1 + SC_E R_E)}{h_{ie} (1 + SC_E R_E) + (1 + h_{fe}) R_E}$$

======>

$$= \frac{- h_{fe}\ R_L\ (\ 1 + SC_E\ R_E\ )}{h_{ie} + (\ 1 + h_{fe}\ )\ R_E + S\ h_{ie}\ R_E\ C_E}$$

$$= \frac{- h_{fe}\ R_L \qquad (\ 1 + SC_E\ R_E\ )}{[\ h_{ie} + (\ 1 + h_{fe}\ )\ R_E\ ]\ \left[\ 1 + \dfrac{S\ h_{ie}\ R_E\ C_E}{[\ h_{ie} + (\ 1 + h_{fe}\ )\ R_E\ ]}\right]}$$

de estos resultados podemos obtener la frecuencia del Cero y del Polo, que denominaremos respectivamente Wc y Wp.

CERO =====> $Wc = 1 / R_E\ C_E$

POLO =====> $Wp = \dfrac{h_{ie} + (\ 1 + h_{fe}\ )\ R_E}{h_{ie}\ R_E\ C_E}$

si $h_{ie} << (\ 1 + h_{fe}\ )\ R_E$ y $h_{fe} >> 1$ resulta

$$Wp \simeq H_{fe} / h_{ie}\ C_E \simeq g_m / C_E$$

en nuestro ejemplo la corriente de colector del driver era de 47.62 mA. (ver página 22) aproximamos por 48 mA.

$$g_m = Ic / V_T = 48 / 26 = 1.85 \text{ mohms.}$$

$$C_E = g_m / Wp = 1.85 / 2.\ II.\ 20 = 14.700 \text{ uF.}$$

este valor resulta sumamente grande por lo que no podemos efectivamente fijar el polo producido por esa etapa en la frecuencia más baja, deberemos recurrir a algún procedimiento que lo reduzca considerablemente.

Para ello haremos uso de la realimentación la que nos permitirá elegir una frecuncia más alta para el dimensionado de este condensador.

Por ejemplo podemos considerar que este condensador introduce un polo en baja frecuencia alrrededor de 50 o 60 Hz. y luego al realimentar el amplificador mejoramos la respuesta en baja frecuencia .

6.4.- CONDENSADOR DE MILLER C_M

La capacidad de MILLER es la que nos ha de introducir el polo dominante y consecuentemente limitará la respuesta en alta frecuencia del amplificador .

CAPITULO 6

En el punto 5.1. hemos estudiado en detalle los elementos que nos han de permitir calcular el valor de C_M

El dato que nos hace falta es el valor de la frecuencia a la cual queremos que aparezca el polo dominante .

Este dato lo podemos obtener de dos fuentes, una hallando el primer polo de la transferencia, asumiendo para ello que este lo introduce la etapa Excitadora, el Driver.

Con la frecuencia de este polo y la ganancia G_D podemos hallar la frecuencia del polo dominante .

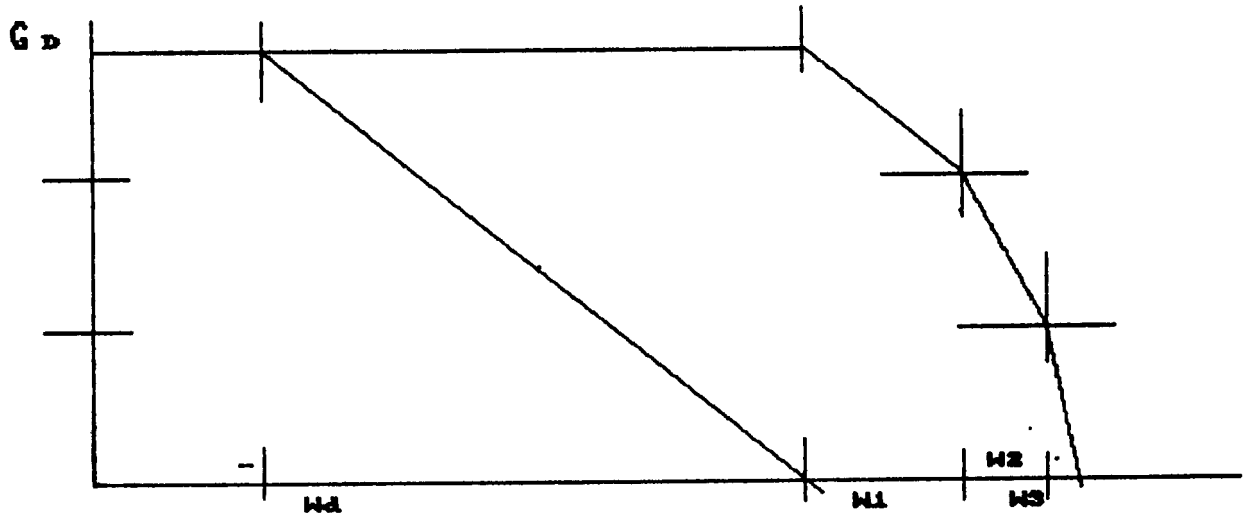


Fig. 46

De la figura podemos deducir la siguiente relación :

$$W_D \cdot G_D = W_1 \quad \Longrightarrow \quad W_D = W_1 / G_D$$

En el Apèndice II veremos como se calcula el valor del polo del Driver W_1 por lo que por ahora supondremos que disponemos de tal valor.

$$W_D = 1 / C_M \cdot R_S \qquad G_D = - \frac{R'_L \cdot g_{m2}}{2}$$

$$R'_L = (1 + h_{fe1,2}) R_L$$

$$\frac{1}{C_M R_S} = \frac{2 W_1}{R'_L g_{m2}} \quad \Longrightarrow \quad C_M = \frac{R'_L g_{m2}}{2 W_1 R_S}$$

6.5.- CONDENSADOR DE REALIMENTACION C_F

C_F es el condensador que utilizamos en la realimentación, cumple básicamente dos funciones, una es la de aislar en continua los dos puntos entre los que se realimenta el amplificador pues tienen distintos niveles de continua .

La otra función que desempeña este condensador es la de compensar el efecto que produce en baja frecuencia el condensador de salida C_L .

En el párrafo número 5.8. encontramos que si hacemos:

$$C_F \ (\ R_{1e} + R_F \ ) = C_L \ R_L$$

compensamos el efecto que ambos condensadores producen en la respuesta en frecuencia.

El valor entonces más apropiado para C_L será:

$$C_F = \frac{C_L \ R_L}{(\ R_{1e} + R_F \ )}$$

6.6.-CONDENSADORES DE DESACOPLE DE LA FUENTE E INTERETAPA C_1 y C_2

Estos dos condensadores ya hemos visto que pueden elegirse de suerte tal que sus efectos se vean compensados .

En los parágrafo 5.2. y siguientes hemos analizado completamente la influencia de estos condensadores y hemos establecido los criterios para su cálculo.

Si deseamos obtener una compensación perfecta la relación que deben cumplir estos condensadores resulta la siguiente :

$$C_2 = C_1 \ (\ R_7 \ / \ Ri_D \ )$$

En su momento comentamos que este tipo de solución es muy dificil de implementar con componentes de valores estándar, por tanto para el caso en que se deseara hacer una compensación perfecta deberia de preverse al menos alguno de los componentes intervinientes ajustable.

El comentario final que hicimos para resolver este problema fué el considerar la posibilidad de sobrecompensar algo a los efectos de contrarestar la influencia de otros condensadores cuyos efectos son inevitables, por ejemplo C_E o C_B .

De optarse por esta solución la relación que deberá cumplirse entre los condensadores será ahora la siguiente :

$$C_2 > C_1 (R_7 / Ri_D)$$

6.7.- CONDENSADOR DE EMISOR, ETAPA DE ENTRADA C_3

Este es el condensador de desacople de parte de la resistencia de emisor de T_6, la resistencia R_9.

Su dimensionado pareceria ser muy sencillo pues lo único que debe en principio de cumplir es la condición de comportarse como un cortocircuito a la frecuencia más baja que queramos amplificar.

Sin embargo este condensador puede reservarnos una sorpresa adisional que dará motivo a que efectuemos un estudio un tanto más profundo en su derredor , cosa que haremos en el próximo capitulo.

6.8.- CONDENSADOR DE ENTRADA C_4

El cálculo de este condensador no presenta dificultades importantes pues solamente se trata del desacople de la entrada.

Los elementos que intervienen para su dimensionado son : la resistencia de entrada del amplificador Ri y la frecuencia a la cual queremos que corte.

Por lo general como este condensador no es critico podemos sobredimensionarlo sin que tengamos mayores dificultades, por esta razón podemos elegir como frecuencia de corte la más baja que queremos amplificar y hacer que a esta frecuencia la reactancia del condensador sea bastante más pequeña que la resistencia de entrada.

$$1/ W \text{ min } .C_4 << Ri$$

Si por la capacidad resultante el condensador que tenemos que colocar es uno elctrolitico lo que deberemos cuidar es la polaridad en el momento de conectarlo.

En nuestro caso particular considerando que la frecuencia más baja que queremos amplificar son 20 Hz. y que la resistencia de entrada es del orden de los 50 K. el condensador resultante deberá ser tal que :

$$C_4 >> 1/ 2\Pi.20 .50 \text{ K.}$$

de donde resulta que C_4 deberá ser bastante mayor que :

$C_4 >> 0.159$ uF.

para satisfacer esta situación podemos poner C_4 de 2 uF.

Para este orden de capacidades podemos utilizar condensadores de papel pero debido al tamaño que estos pueden tener podemos perfectamente utilizar un condensador electrolitico cuidando la polaridad del mismo tal como ya lo indicáramos.

CAPITULO 7

RESPUESTA EN FRECUENCIA DE UNA ETAPA CON IMPEDANCIA DE EMISOR

Las figuras 47-a;b y c ilustran las tres configuraciones básicas de una etapa en la configuración emisor común con una impedancia en el emisor, impedancia constituida básicamente por resistencias y condensadores .

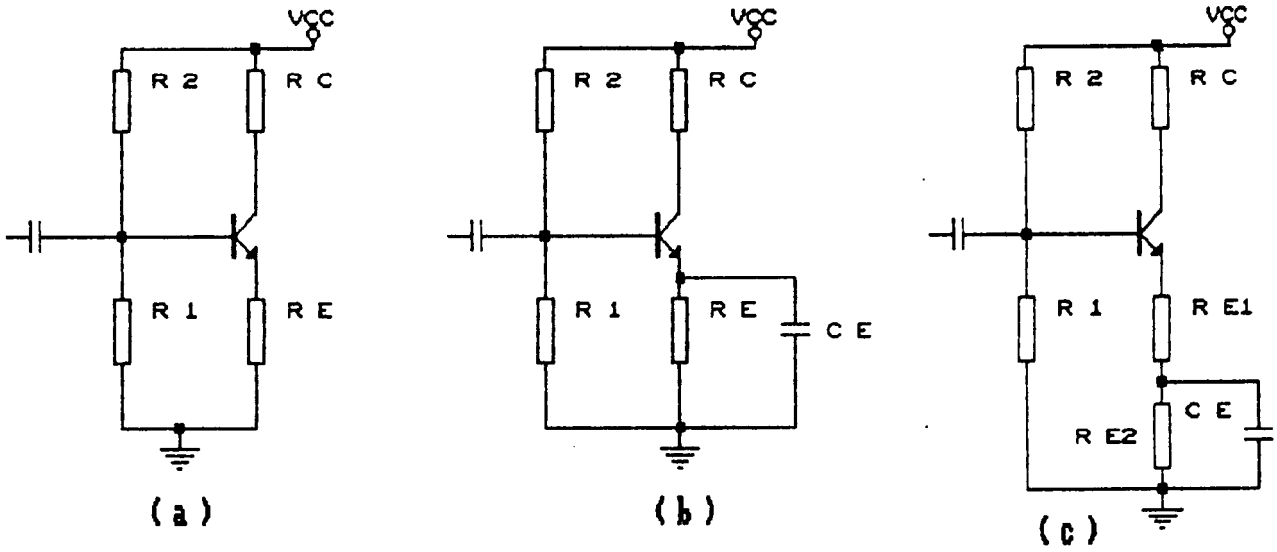


Fig. 47

7.1. Resistencia de emisor

Comenzaremos estudiando la influencia de una simple resistencia en el emisor, tal como lo indica la figura 47-c.

Para ello vamos a utilizar el modelo de Giacoletto para representar al transistor en alta frecuencia .

Como en general la aplicación de este modelo resulta un tanto compleja cuando tenemos una impedancia en el emisor, aunque sea solo una resistencia; previo a cualquier cálculo, vamos a efectuar una transformación en el circuito .

Para ello vamos a utilizar el dual del **Teorema de MILLER** de forma tal que podamos pasar la resistencia de emisor a la entrada y a la salida .

La figura 48 nos ilustra el circuito que vamos a analizar, hemos sustiuido las resistencias de polarización R_1 y R_2 y la resistencia de salida del generador R's por su equivalente Thevenin Vs y Rs.

CAPITULO 7

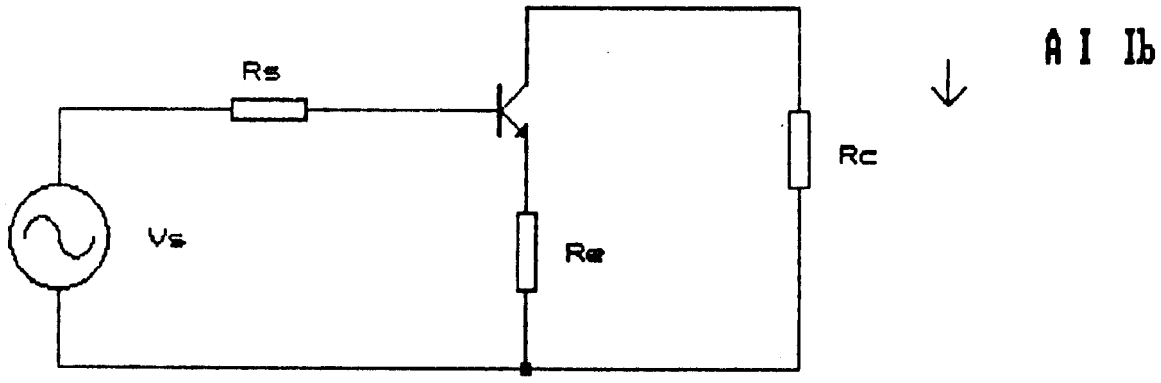


Fig. 48

$$R_C \; A_I \; I_b = V_{CE} + (I_b + I_C) \; R_E$$

$$I_C = - A_I \; I_b$$

$$V_{CE} = R_C \; A_I \; I_b - (1 - A_I) \; I_b \; R_E =$$

$$= \left[R_C - \left(\frac{1 - A_I}{A_I} \right) R_E \right] A_I \; I_b$$

Con estos elementos podemos definir una resistencia equivalente de colector a la que llamaremos R'c .

$$R'_C = R_C + \frac{A_I - 1}{A_I} R_E$$

y si resulta ser $A_I >> 1$ entonces ====> $R'_C \simeq R_C + R_E$

en estas condiciones podremos dibujar el circuito poniendo en el colector la resistencia equivalente a R'c , el emisor a tierra y a la entrada , en la base una resistencia equivalente Ri .

La función de la resistencia de emisor es aumentar la resistencia de entrada, por consiguiente la resistencia Ri será :

$$R_i = (1 - A_I) \; R_E$$

El circuito resultante de aplicar el Dual de MILLER y planteando el Giacoletto para el transistor, es el que ilustramos en la figura 49.

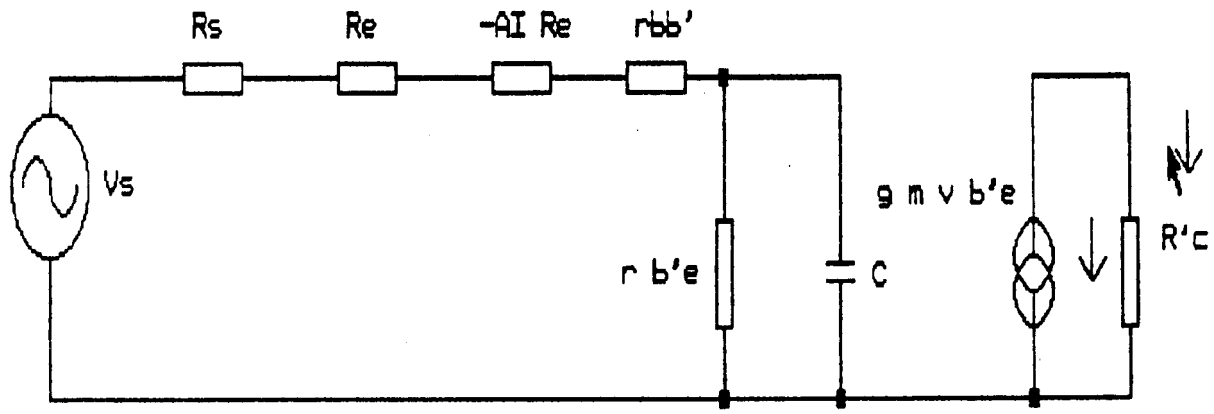


Fig 49

$$A_I = \frac{I_L}{Ii} = \frac{-gm.vb'e}{Ii}$$

$$vb'e = Ii \frac{rb'e}{1 + SC\ rb'e} \qquad A_I = \frac{-gm\ rb'e}{1 + SC\ rb'e} = \frac{-h_{fe}}{1 + SCrb'e}$$

$$A_I = \frac{-h_{fe}}{1 + jw\ C\ rb'e}$$

para frecuencia bajas W C rb'e << 1 por lo tanto $A_I \simeq -h_{fe}$ pero para frecuencias altas depende de Re a través de C.

$$C = Ce + Cc\ (\ 1 + gm\ (Rc + Re\ ))$$

Veamos entonces la forma de $-A_I . Re$

$$-A_I\ Re = \frac{h_{fe}.\ Re}{1 + jW\ C\ rb'e}$$

analizando en su lugar $-1 / A_I .Re$ resulta :

$$\frac{-1}{AI.Re} = \frac{1}{h_{fe}.\ Re} + j\ W \frac{rb'e}{h_{fe}.Re} C$$

que resulta ser el paralelo de un condensdor y de una resistencia.

$$R' = h_{fe}.\ Re \qquad C' = C \frac{rb'e}{h_{fe}.Re}$$

La constante de tiempo introducida por la celda R'C' resultar'a ser:

$$T' = R'C' = h_{fee}.\ Re\ \frac{C\ rb'e}{h_{fee}.\ Re} = C\ rb'e$$

de donde resulta que T = T'

la conclusión entonces es que esta resistencia de emisor NO introduce una nueva constante de tiempo.

El circuito equivalente resulta ahora el siguiente :

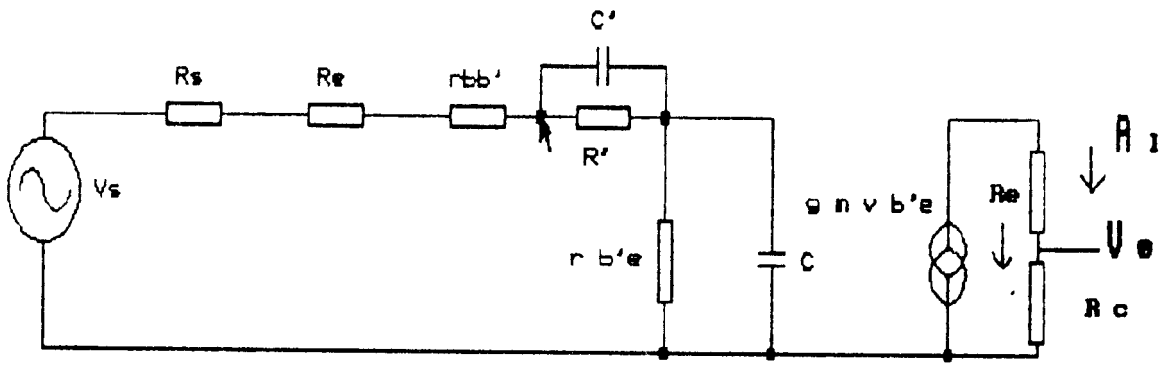


Fig 50

Calculamos ahora la ganancia

$$Av = \frac{Vo}{Vs} = \frac{-\ gm\ vb'e\ Rc}{Vs}$$

$$vb'e = \frac{rb'e/\ 1 + jWT}{R_1 + \dfrac{R' + rb'e}{1 + jWT}}\ Vs = \frac{r\ b'e\ \ Vs}{(\ R_1 + R' + rb'e) + jWTR_1}$$

$$Av = \frac{Vo}{Vs} = \frac{-\ gm\ rb'e\ R'c}{(R_1 + R' + rb'e) + jWTR_1} =$$

$$= \frac{-\ h_{fee}\ Rc}{(\ R_1 + R' + rb'e)\ [1 + jWT\ R_1/(\ R_1 + R' + rb'e)]}$$

la frecuencia de corte superior resulta ser :

$$f_2 = \frac{R_1 + R' + rb'e}{2\,\Pi\, R_1\, C\, rb'e}$$

y la ganancia a frecuencia Ø

$$Av\emptyset = \frac{-\,gm\, rb'e\, R'c}{R1 + R' + rb'e}$$

Para tener ahora una idea más clara del efecto de la resistencia calcularemos el módulo del producto de la ganancia por el ancho de banda .

$$| Av\emptyset\ f_2 | = \frac{1}{2\Pi} \frac{gm\, rb'e\, R'c}{R_1\, C\, rb'e}$$

$$C = Ce + Cc\ (\ 1 + gm\ R'c\ ) = \qquad Ce + Cc = \frac{gm}{2\Pi\ f_T}$$

$$= gm\ [\frac{1}{2\Pi\ f_T} + Cc\ R'c\ ]$$

si $1 / 2\Pi\ f_T << Cc\ R'c$

Condición que se cumple si elegimos transistores con f_T grande y el valor de R'c no demasiado chico.

resulta entonces :

$$| Av\emptyset\ f_2 | = \frac{gm\, rb'e\, R'c}{2\, R_1\, gm\, Cc\, R'c\, rb'e} = \frac{1}{2\, R_1\, Cc}$$

$$R_1 = Rs + rbb' + Re$$

Si no ponemos resistencia de emisor las cosas resultan más simples y tenemos :

$$vb'e = \frac{Vs \dfrac{rb'e}{1 + S\, C\, rb'e}}{Rs + rbb' + \dfrac{rb'e}{1 + S\, C\, rb'e}} =$$

$$= \frac{rb'e\ \ Vs}{Rs + rbb' + rb'e + S\, C\, rb'e\ (\ Rs + rbb'\ )}$$

$$Av0 = \frac{Vs}{Vo} = \frac{- gm\ r\ b'e\ Rc}{Rs + rbb' + rb'e + S\ C\ rb'e\ (\ Rs + rbb'\ )}$$

$$= \frac{- gm\ rb'e\ R'c}{[\ Rs + rbb' + rb'e]\ [\ 1 + S\ C\ rb'e\ \frac{Rs + rbb'}{Rs + rbb' + rb'e}}$$

$$f_2 = \frac{Rs + rbb' + rb'e}{2\ \Pi\ C\ rb'e\ (\ Rs + rbb'\ )}$$

$$Av0 = \frac{- gm\ rb'e\ Rc}{Rs + rbb' + rb'e}$$

$$|\ Av0\ f_2\ | = \frac{gm\ rb'e\ Rc}{2\ \Pi\ C\ rb'e\ (\ Rs + rbb'\ )}$$

$C = Ce + Cc\ (\ 1 + gm\ Rc\ )$ y si $1 / 2\ \Pi\ f_T << Cc\ Rc$

resulta:

$$|\ Av0\ f_2\ | = \frac{gm\ rb'e\ Rc}{2\ \Pi\ gm\ Cc\ Rc\ rb'e\ (\ Rs + rbb'\ )} =$$

$$= \frac{1}{2\ \Pi\ Cc\ (\ Rs + rbb'\ )}$$

comparando ahora los dos resultados tenemos :

$$\text{Sin Re} \Longrightarrow |\ Av0\ f_2\ | = \frac{1}{2\ \Pi\ Cc\ (\ Rs + rbb'\ )}$$

$$\text{Con Re} \Longrightarrow |\ Av0\ f_2\ | = \frac{1}{2\ \Pi\ Cc\ (\ Rs + rbb' + Re)}$$

Si Re << Rs + rbb' los dos productos de ganancia por ancho de banda son iguales por lo tanto podemos decir que en esas condiciones el producto de la ganancia por el ancho de banda se mantiene constantes .

La conclusión será entonces que una pequeña resistencia de emisor aumenta el ancho de banda en la misma proporción que

reduce la ganancia.

7.2. Resistencia de emisor con condensador en paralelo

El problema es fácil de resolver ahora pues alcanzará con hacer lo mismo, pero ahora trabajando con una Ze, paralelo del condensador de desacople con la resistencia de emisor.

Deberemos de sintetizar ahora la admitancia $Y = \frac{-1}{AI\ Ze}$

$$= \frac{1 + j\ W\ T}{h_{fee}} \left(\frac{1}{Re} + j\ w\ Ce \right) = \frac{(1 + j\ W\ T)(1 + jW\ Ce\ Re)}{h_{fee}\ Re}$$

$$= \frac{1 - W^2\ Ce\ Re\ C\ rb'e}{h_{fee}\ Re} + j\ W \left[\frac{C\ rb'e + Ce\ Re}{h_{fee}\ Re} \right]$$

lo que resulta ser el paralelo de una resistencia con un condensador pero con la diferencia que esa resistencia puede tomar valor negativo a partir de una cierta frecuencia.

$$R = \frac{h_{fee}\ Re}{1 - W^2\ Ce\ Re\ C\ rb'e} \qquad C = \frac{Ce}{h_{fee}} + \frac{C}{gm\ Re}$$

en el circuito de la figura ilustramos esta nueva situación

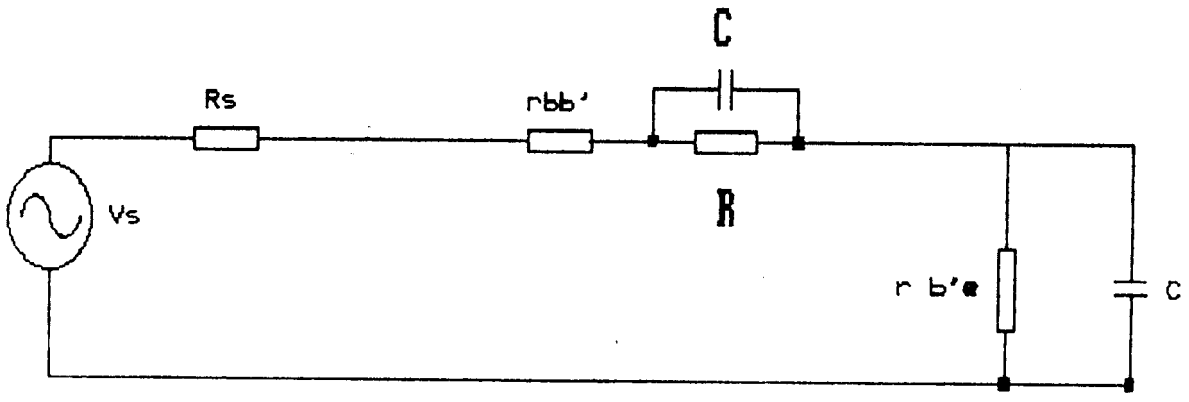


Fig 51

$$Zv = 1 + \frac{R}{1 + j\ W\ T_1} + \frac{rb'e}{1 + j\ W\ T} =$$

$$= R_1 + \frac{\mathbb{R}(1 - j W T_1)}{1 + W^2 T_1^2} + \frac{rb'e (1 - j W T)}{1 + W^2 T^2} =$$

$$= R_1 + \underbrace{\frac{\mathbb{R}}{1 + W^2 T_1^2} + \frac{rb'e}{1 + W^2 T^2}}_{\text{Parte real}} -$$

$$- j W \underbrace{\left[\frac{(\mathbb{R} T_1)}{1 + j W^2 T_1^2} + \frac{(rb'e T)}{1 + j W^2 T^2} \right]}_{\text{Parte imaginaria}}$$

Podemos observar que uno de los componentes de la parte real tiene incluida a $\mathbb{R}$ la que sabemos que a partir de una cierta frecuencia se hace negativa, por tanto podemos inducir que aunque tengamos otros terminos que son efectivamente positivos existe una frecuencia para la cual toda la parte real se hace negativa .

Esta resistencia negativa estará asociada a la instabilidad con lo que de aparecer componentes reactivas el circuito este puede entrar en oscilación.

Estas oscilaciones son absolutamente indeseadas y debemos cuidar de que esta situación no se dé.

Para ello deberemos asegurarnos que la frecuencia para la cual se produce el cambio de signo de $\mathbb{R}$ esté fuera de la banda pasante del amplificador.

Como primera aproximación deberemos de hacer que:

W^2 Ce Re C rb'e < 1 para $W = W_T$

Este valor fija un limite pues como hemos observado no es el único término que aparece, los restantes términos aportaran componentes evidentemente positivas con lo que nos aseguramos de que efectivamnte el fenómeno de inversión de signo ocurre para frecuencia en las cuales la ganancia del amplificador es bastante menor que 1.

En punto aparte estudiaremos la relación que existe entre la inestabilidad y el concepto de resistencia negativa.

7.3. Resistencia de emisor parcialmente desacoplada.

En el circuito de la figura 52 presentamos el caso al que estamos haciendo mención.

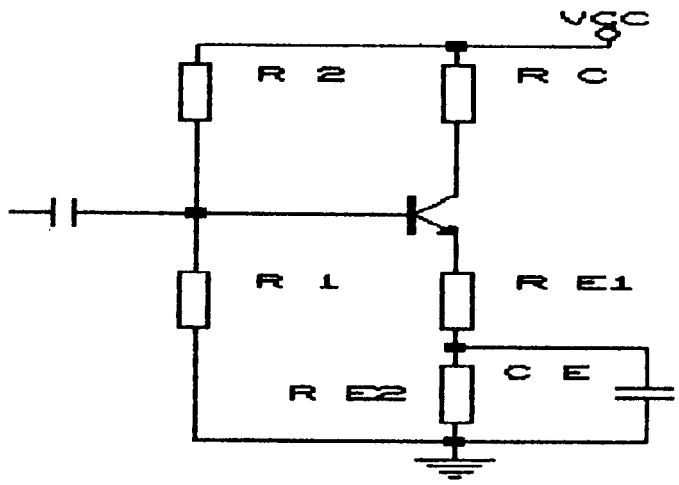


Fig 52

Para el análisis del mismo podemos utilizar los dos casos anteriores que ahora superpondremos tal como lo indica la figura 53.

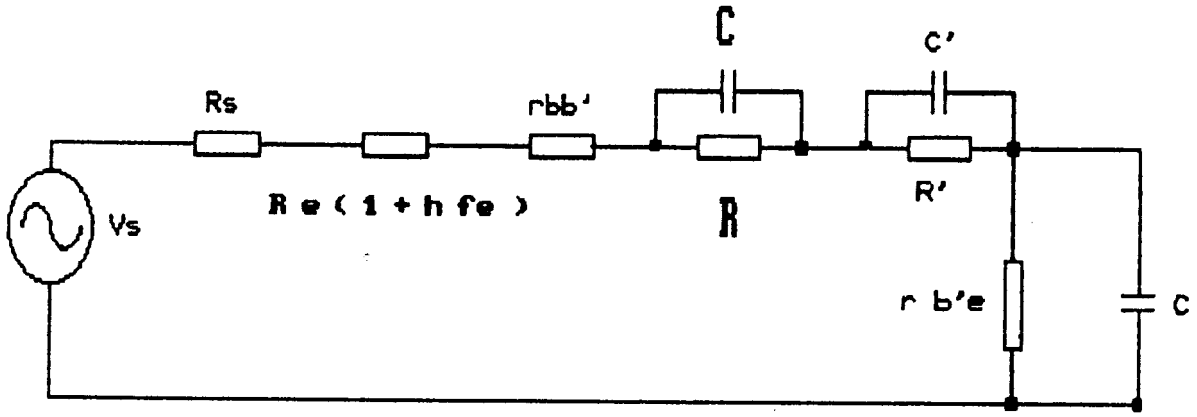


Fig. 53

Vemos que si calculamos la impedancia vista está, que será bastante compleja tendrá en la parte real la participación de R y consecuentemente se hará negativa para un determinado valor de W.

7.4. El problema de las oscilaciones

Tal cual ya lo indicáramos vamos a estudiar un par de teoremas que nos han de resolver el problema de la asociación de las oscilaciones con la resistencia negativa .

Para ello vamos a considerar un sistema lineal del cual sabemos que se cumple la siguiente condición :

"La condición necesaria y suficiente para que sea estable es que los polos de la transferencia no se encuentren en el semiplano derecho ni en el eje imaginario "

Enunciaremos entonces un par de teoremas que nos serán de gran utilidad para el análisis del problema .

TEOREMA I

Consideremos un sistema lineal constituido por una red de elementos pasivos y activos sin fuentes de excitación independientes (solo consideraremos las fuentes de continua).

Apliquemos entonces el teorema general de transferencia Voltaje-Corriente, de una rama del circuito.

Para ello intercalaremos una fuente de voltaje E y estudiaremos la tranferencia I / E .

Supondremos que E es una función acotada y veremos en que condiciones I está acotada .

Podemos plantear las ecuaciones de malla del sistema y tendremos:

$$\begin{vmatrix} Z_{11} & Z_{12} & \ldots\ldots & Z_{1n} \\ & & & \\ Z_{n1} & Z_{n2} & \ldots\ldots & Z_{nn} \end{vmatrix} \begin{vmatrix} I_1 \\ \\ I_n \end{vmatrix} = \begin{vmatrix} E \\ \\ \emptyset \end{vmatrix}$$

Resulta entonces que: $$\frac{I_1}{E} = \frac{\Delta_{11}}{\Delta}$$

En la hipótesis de que Δ_{11} no tiene polos en el semiplano derecho ni en el eje imaginario resulta que la condición de estabilidad para este tipo de sistemas la podemos enunciar así :

La condición necesaria y suficiente para que este sistema lineal sea estable es que no tenga ceros en el semiplano derecho ni en el eje imaginario.

Δ será la ecuación caracteristica del sistema.

En particular si nos interesa la solución sinusoidal, será S = j W y la condición de oscilación se escribirá (j W) = 0.

Separando entonces parte real y parte imaginaria de esta ecuación nos permitirá dterminar la o las frecuencias de oscilación y la, o las co ndiciones de oscilación, esto es la relación que deben de cumplir los distintos valores de los parámetros del circuito para que éste oscile.

Estas frecuencias corresponderán a las frecuencias naturales del circuito.

La, o las frecuencias de oscilación serán aquellas para las que se cumpla alguna de las condiciones de oscilación.

TEOREMA II

Consideremos nuevamente un sistema lineal con las caracteristicas indicadas anteriormente (elementos pasivos y activos sin fuentes de excitación independientes).

Se cumple entonces para este sistema:

$$\begin{vmatrix} Z_{11} & Z_{12} & \cdots\cdots & Z_{1n} \\ & & & \\ Z_{n1} & Z_{n2} & \cdots\cdots & Z_{nn} \end{vmatrix} \begin{vmatrix} I_1 \\ \\ I_n \end{vmatrix} = \begin{vmatrix} \emptyset \\ \\ \emptyset \end{vmatrix}$$

En este sistema de cuaciones tendremos en cuenta que las fuentes dependientes se pueden exprezar en función de las corrientes .

Sea Z una impedancia correspondiente a una malla cualquiere, en particular podemos suponer que perteneciera a la malla Z_{11}, sacamos esa impedancia Z y la sustituimos por una fuente de tensión E, vamos a calcular la impedancia vista desde los bornes de Z.

Podemos plantear nuestro sistema de ecuaciones asi

$$\begin{vmatrix} Z_{11} - Z & Z_{12} & \cdots\cdots & Z_{1n} \\ & & & \\ Z_{n1} & Z_{n2} & \cdots\cdots & Z_{nn} \end{vmatrix} \begin{vmatrix} I_1 \\ \\ I_n \end{vmatrix} = \begin{vmatrix} E \\ \\ \emptyset \end{vmatrix}$$

Resulta entonces : $I_1 = \dfrac{E \Delta_{11}}{\Delta^*}$

donde Δ^* que es el determinante de la matriz se puede poner asi:

$$\Delta^* = - Z \Delta_{11}$$

por lo tanto $Zv = \dfrac{E}{I_1} = \dfrac{\Delta - Z \Delta_{11}}{\Delta_{11}}$

resulta $Zv = \dfrac{\Delta}{\Delta_{11}} - Z$

y en la hipótesis que Δ_{11} distinto de $\emptyset$ y si el circuito original oscilaba por el teorema anterior $\Delta = \emptyset$ para S en el semiplano derecho y en el eje imaginario resulta que en ese caso

$$Zv(S) = - Z(S)$$

Reciprocamente si $Zv(S) = - Z(S)$ para s en el semiplano derecho y en el eje imaginario y Δ_{11} distinto de $\emptyset$ se cumple que $(S) = \emptyset$ en el semiplano derecho y en el eje imaginario.

Podemos entonces enunciar lo siguiente:

" Es condición necesaria y suficiente en todo circuito que oscila que la impedancia vista en paralelo con una rama Z cumpla la condición $Zv = - Z$ "

En particular si Z es un resistencia la Zv será una resistencia negativa.

Hemos encontrado entonces la relación entre la resistencia negativa y el problema de las oscilaciones tal como queriamos demostrar.

CAPITULO 8

ETAPA DE ENTRADA, OTRAS SOLUCIONES

8.1 Mejoras posibles

En los capitulos anteriores se vieron las dificultades que presentaban las configuraciones estudiadas para resolver las distintas etapas del amplificador.

En particular, la etapa de entrada presentó una serie de problemas particulares que, en definitiva fueron resueltos y compensados, pero obligaron a poner muchos condensadores y a efectuar consideraciones bastante delicadas en algunos de los casos.

Por otro lado la etapa excitadora, el **DRIVER** se implementó utilizando un par darlington con resistencia en el emisor, la que luego se desacopló y para ello se colocó un condensador de una capacidad bastante grande para que no afectara la respuesta en baja frecuencia del amplificador.

A continuación presentamos una variante para la realización de la etapa de entrada y excitadora utilizando una solución implementada con un transistor PNP y uno NPN .

8.2. La configuración PNP - NPN

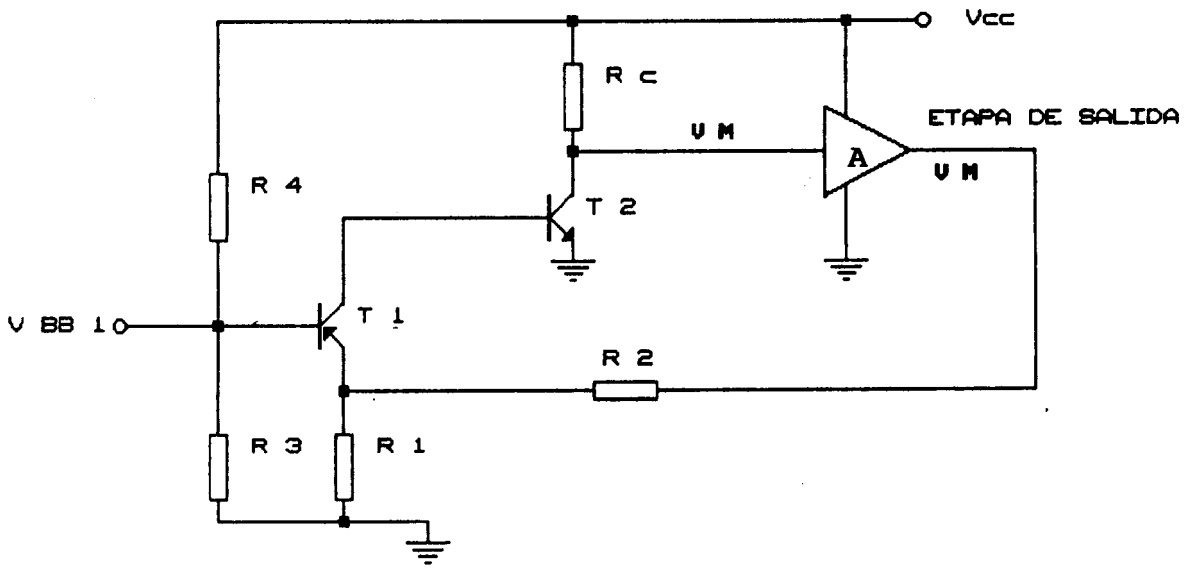


Fig. 54

En el dibujo se han simplificado varias cosas a los efectos del análisis del problema.

La etapa de salida se ha representado por un bloque y se ha omitido el condensador de compensación de MILLER.

CAPITULO 8

La etapa de salida la describiremos diciendo que tiene ganancia 1 y que no modifica los niveles de continua .

El acoplamiento entre T_1 y T_2 es en continua con lo que el condensador interetapa desaparece y en consecuencia no es necesario afinar el cálculo del condensador de desacople de la fuente, pues ahora no interviene en ninguna compensación y en consecuencia no afecta tampoco la respuesta en baja frecuencia .

La realimentación desde la salida del amplificador al emisor de T_1 es ahora una realimentación doble, en continua y en señal, realimentación negativa que servirá para fijar la ganancia total del amplificador realimentado y también estabilizará la polarización de T_1 y T_2 permitiendo asi fijar la tensión de continua a la salida.

La gran diferencia con la configuración estudiada con anterioridad es que ahora T_1 es un transistor PNP en lugar de NPN.

Los aspectos más importantes que pueden destacarse son los siguientes:

-Eliminación de la resistencia de emisor y por ende el condensador de desacople en el emisor del DRIVER.

-No es más necesario que la resistencia en el emisor de T_1 este dividida y de consiguiente hay otro condensador de desacople que se elimina, condensador que fué objeto de cuidadoso análisis pues podia hacer oscilar al amplificador.

Vistos estos aspectos, estudiaremos este nuevo circuito para lo cual se lo representa simplificado en las figuras 55 y 56.

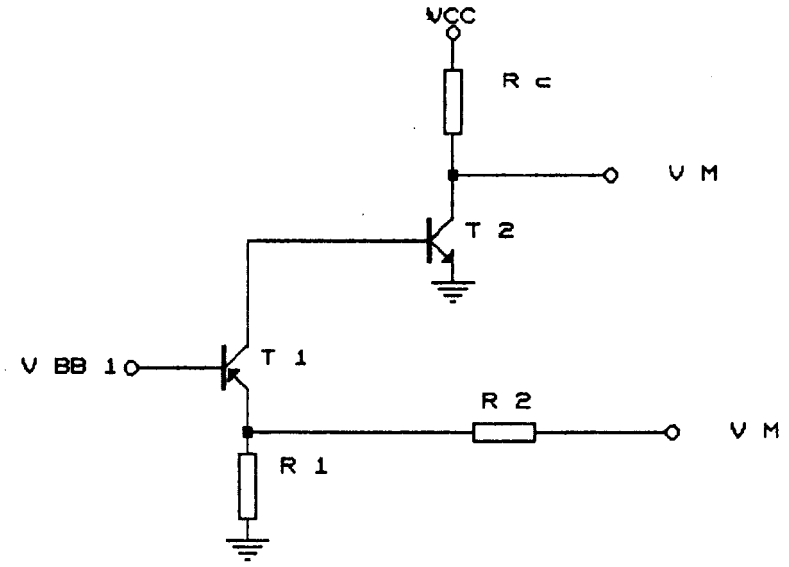


Fig. 55

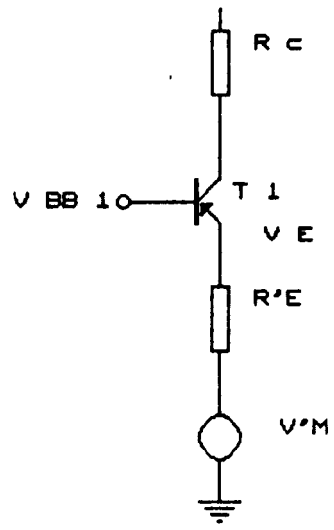


Fig.56

Para resolver el problema se aplica Thevenin tal como se indica en la figura 56.

$$V_E = V_{BB1} + V_{BE} \qquad I_{E1} = \frac{V'_M - V_E}{R'_E}$$

$$V'_M = V_M \frac{R_1}{R_1 + R_2} \qquad R'_E = \frac{R_1 * R_2}{R_1 + R_2}$$

$$I_{C2} = h_{FE2} * I_{C1} \qquad I_{C1} = \frac{h_{FE1}}{h_{FE1} + 1} I_{E1}$$

con las aproximaciones usuales puede escribirse:

$$V_M = V_{CC} - R_C I_{C2}$$

y de todo esto resulta :

$$I_{C2} = \frac{V_{CC} - V_M}{R_C} = \frac{h_{FE1} * h_{FE2}}{h_{FE1} + 1} \left(\frac{V'_M - V_E}{R'_E} \right)$$

y si se cumple la condición de que $h_{FE1} >> 1$, sustituyendo V'_M y R'_E en función de V_M R_1 y R_2 resulta:

$$\frac{V_{CC} - V_M}{R_C} = h_{FE2} \left[\frac{(V_M R_1 / (R_1 + R_2)) - V_E}{R_1 R_2 / (R_1 + R_2)} \right] =$$

$$= h_{FE2} \left[\frac{V_M}{R_2} - \frac{V_E (R_1 + R_2)}{R_1 R_2} \right] =$$

$$= h_{FE2} \left[\frac{V_M}{R_2} - \frac{(V_{BB1} + V_{BE})(R_1 + R_2)}{R_1 R_2} \right]$$

de aqui puede despejarse V_{BB1} en función del resto

$$V_{BB1} = \frac{1}{h_{FE2}} \left[V_M \left(\frac{1}{R_C} + \frac{h_{FE2}}{R_2} \right) - \frac{V_{CC}}{R_C} \right] \frac{R_1 R_2}{R_1 + R_2} - V_{BE}$$

Se considera que para un buen desempeño del amplificador, disponiendo de la máxima excursión posible, es necesario que V_M esté próximo a la mitad del valor del voltaje de la fuente y en esa hipótesis resulta :

$$V_M = \frac{V_{CC}}{2}$$

y puede escribirse entonces :

$$V_{BB1} = \frac{V_{CC}}{2\ h_{FE2}} \left[\frac{1}{R_C} + \frac{h_{FE2}}{R_2} - \frac{2}{R_C} \right] \frac{R_1\ R_2}{R_1 + R_2} - V_{BE}$$

$$V_{BB1} = \frac{V_{CC}}{2\ h_{FE2}} \left[\frac{h_{FE2}}{R_2} - \frac{1}{R_C} \right] \frac{R_1\ R_2}{R_1 + R_2} - V_{BE} =$$

Si $1 / R_C \ll h_{FE2} / R_2$ podemos escribir;

$$V_{BB1} = \frac{V_{CC}\ R_1}{2\ (R_1 + R_2)} - V_{BE}$$

La conclusión que se saca de esto es que se puede independizar la polarización del valor de los h_{FE} de los transistores .

8.3. Criterios para el diseño

En el párrafo anterior se concluyó que si:

$$R_2 / R_C \ll h_{FE2}$$

se podia independizar la polarización de los h_{FE} .

La antedicha condición es fácil de cumplir, pues alcanza con que $R_2 = R_C$ para que se cumpla sin mayores dificultades y entonces V_{BB1} resulta :

$$V_{BB1} = \frac{V_{CC}\ R_1}{2\ (R_1 + R_2)} - V_{BE}$$

Por otro lado si h_{FE1} es grande y se desprecia la corriente de base puede escribirse :

$$V_{BB1} = V_{CC} \frac{R_3}{R_3 + R_4}$$

$$\frac{V_{CC} R_1}{2 (R_1 + R_2)} - V_{BE} = V_{CC} \frac{R_3}{R_3 + R_4}$$

$$\frac{V_{CC}}{2} \left[\frac{R_1}{R_1 + R_2} - \frac{2 R_3}{R_3 + R_4} \right] = V_{BE}$$

$$\frac{R_1}{R_1 + R_2} - \frac{2 R_3}{R_3 + R_4} = \frac{2 V_{BE}}{V_{CC}}$$

y como la realimentación fija también la ganancia puede escibirse que :

$$R_2 / R_1 = G$$

y como G puede ser un dato definitiva resulta :

$$\frac{R_1}{R_1 + R_2} = \frac{1}{1 + R_2/R_1} = \frac{1}{1 + G}$$

y sustituyendo :

$$\frac{1}{1 + G} - \frac{2 V_{BE}}{V_{CC}} = \frac{2 R_3}{R_3 + R_4}$$

$$\frac{V_{CC} - 2 V_{BE} (1 + G)}{2 (1 + G) V_{CC}} = \frac{1}{1 + R_4/R_3}$$

$$1 + \frac{R_4}{R_3} = \frac{2 (1 + G) V_{CC}}{V_{CC} - 2 V_{BE} (1 + G)}$$

La primera restricción que surge naturalmente es que el denominador debe ser positivo, de consiguiente :

$$V_{CC} > 2 V_{BE} (1 + G) \qquad 1 + G < \frac{V_{CC}}{2 V_{BE}}$$

La primera conclusión que puede extraerse es que el voltaje de la fuente limita las posibilidades de ganancia del amplificador.

Puede enunciarse asi: cuanto mayor sea el voltaje de la fuente de alimentación , tanto mayor será la posibilidad de que el amplificador realimentado tenga más ganancia.

La segunda conclusión es que los valores de R_3 y R_4 están intimamente ligados al buen funcionamiento del sistema, tanto en lo que se refiere a la polarización como a la ganancia.

8.4. Influencia de R_3 y R_4 en la polarización y en la realimentación

Estudiaremos entonces como varia la relación R_4/R_3 en función del resto de los parámetros o lo que es mejor aún, la variación de G en función de R_4 / R_3.

$$\frac{R_4}{R_3} = \frac{2\ (\ 1 + G\ )\ V_{CC}}{V_{CC} - 2\ V_{BE}\ (\ 1 + G\ )} - 1 = \frac{2(1 + G)(V_{CC} + V_{BE}) - V_{CC}}{V_{CC} - 2\ V_{BE}\ (\ 1 + G\ )}$$

Llamando a la relación R4 / R3 = a se calcula G en función de "a" :

$$[\ Vcc - 2\ VBE\ (\ 1 + G\ )\ ]\ a = 2\ (\ 1 + G\ )(\ Vcc + VBE\ ) - Vcc$$

$$(\ a + 1\ )\ Vcc = 2\ (\ 1 + G\ )\ [\ Vcc + (a + 1\ )\ VBE\ ]$$

$$1 + G = \frac{(\ a + 1\ )\ Vcc}{2\ [\ Vcc + (\ a + 1\ )\ V_{BE}\ ]}$$

Discutiremos este resultado en función de los valores de "a"

Caso I ——— a << 1

$$1 + G = \frac{Vcc}{2\ (\ Vcc + V_{BE}\ )} \qquad \text{si } V_{BE} << Vcc$$

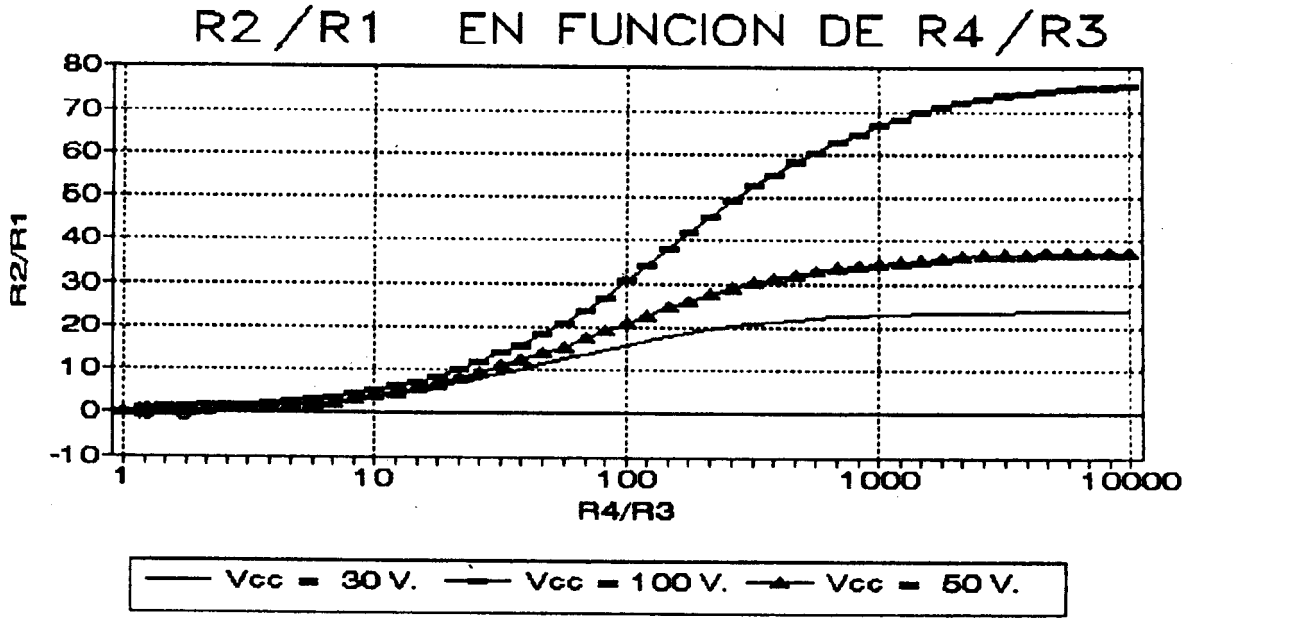
$1 + G = 1/2$ (esta posibilidad no sirve)

Caso II ——— "a" aprox. 1

de aqui resulta : (1 + G) = 1 y esta posibilidad tampoco sirve .

La conclusión, "a" debe ser siempre >> 1

La gráfica siguiente muestra distintas curvas de R_2/R_1 en función de R_4/R_3 paramètricas en Vcc.



Los valores elegidos para Vcc han sido 30, 50 y 100 V.; con las curvas podemos elegir un valor para R_2/R_1 y de la que corresponde al valor de la tensión de la fuente de alimentación sacamos la relación entre R_4/R_3 .

Por ejemplo podemos elegir Vcc = 50 V. y R_2/R_1 = 22 de donde resulta G = 23 , de las curvas se obtiene la relación entre R_4 y R_3 que resulta 120.

Como solución práctica puede tomarse el siguiente juego de valores para el amplificador alimentado con una fuente de 50 Voltios

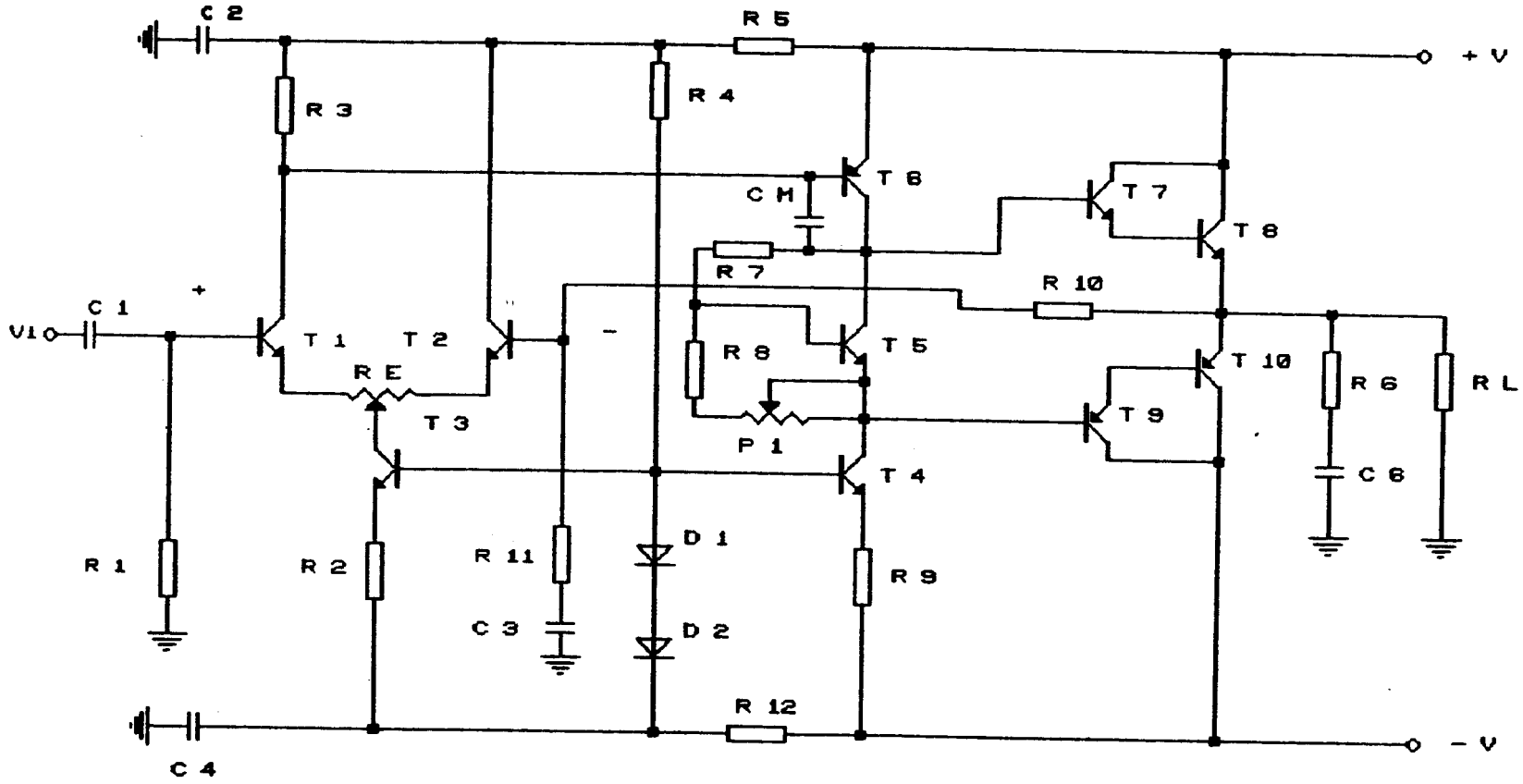
R_1 = 1K R_2 = 22 K R_3 =10 K R_4 = 1.2 M

Es conveniente que R_3 o R_4 sea alguna de ellas ajustable a los efectos de optimizar el funcionamiento del amplificador y compensar las pequeñas diferencias entre los valores calculados y los estándar

Por ejemplo R_3 = 8K2 + Preset de 4K7

Finalmente uniendo esta etapa de entrada con la etapa de salida que ya conocemos, el circuito final del amplificador es el que se representa en la figura 57.

En el circuito hemos dividido R_4 en dos R_4 y R_5 para desacoplar la fuente con el condensdor C_1



Title: AMPLIFICADOR DE POTENCIA 2		
Size: A	Document Number	REV: 0
Date: May 22, 1991	Sheet 85 of 100	

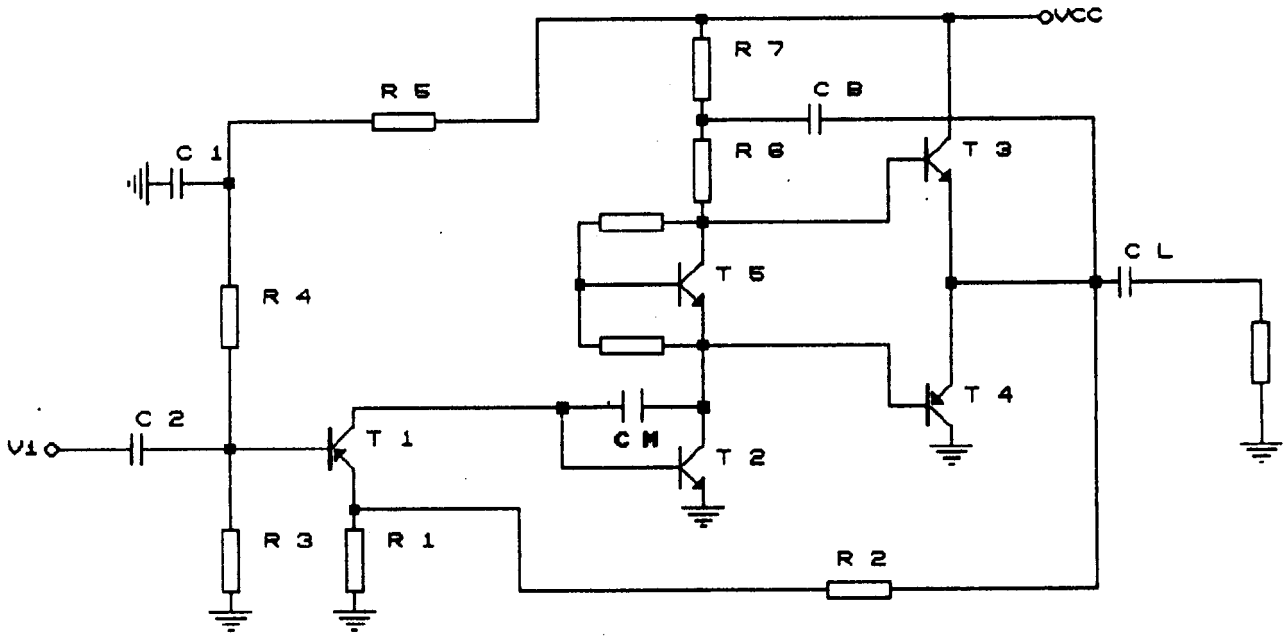


Fig. 57

8.5. La entrada Diferencial

En la página siguiente presentamos el circuito completo de un amplificador de potencia con una configuración tal, que prácticamente permite analizarlo como si se tratara un verdadero Amplificador Operacional .

Se trata de una configuración sumamente adecuada para construir un amplificador de potencia integrado, pues prácticamente no tiene condensadores, solamente la realimentación para la compensación de MILLER.

Para potencias grandes puede utilizarse la técnica de los circuitos integrados hibridos en donde los transistores de potencia, por su gran tamaño, se construyen en forma independiente del resto del circuito.

Las capacidades de la realimentación e incluso la de Miller pueden colocarse afuera dejando para ello un par de patas disponibles en el integrado.

8.6. Descripción del circuito

El circuito de la figura está constituido básicamente por tres etapas, una etapa de entrada; una etapa excitadora y una de salida .

Las principales caracteristicas son las siguientes :

1) funciona con fuente positiva / negativa , por lo tanto no necesita el condensador de desacople a la salida.

2) la etapa de salida está constituida por un par complementario formado por transistores conectados en la configuración Darlington. Esto reduce la potencia que debe entregar la etapa excitadora, "Driver" y en consecuencia se puede implementar ésta con un transistor de baja potencia.

3) para suministrar la corriente de colector de la etapa excitadora se ha utilizado una fuente de corriente. Esto tiene como ventaja fundamental la eliminación del condensador de **Bootstrap.**

4) la etapa de entrada está constituida por un amplificador diferencial con fuente de corriente en el emisor y resistencias de emisor variables. La resistencia variable en los emisores permite ajustar la simetria y por tanto ajustar el nivel de continua de la salida a Ø V.

5) las dos fuentes de corriente toman la referencia de un circuito común constituido por dos diodos en serie y una resistencia R_4, con esto se independiza esta referencia del voltaje de la fuente .

6) la polarización en clase "AB" del par de salida complementario está asegurada por un circuito multiplicador de V_{BE} (T_5).

8.7. Estabilidad de la polarización

La estabilidad de la polarización está asegurada por las resistencias R_1 ; R_{10} y el potenciómetro R_E.

La teoria de funcionamiento es la siguiente: supongamos que se ajusta la tensión de la salida, unión de los emisores de los transistores T_8 y T_{10}, a Ø V. Por otro lado se desprecia la corriente de base de los transistores T_1 y T_2 del diferencial de entrada, por lo tanto puede suponerse que la caida de tensión en las resistencias R_1 y R_{10} es despreciable y de consiguiente asumir que la tensión en la base de T_1 es Ø V.

Supongamos ahora que la tensión de la salida se apartara de cero, por ejemplo aumenta, se hace positiva, aumenta entonces la tensión en la base de T_2 con lo que aumenta la corriente de

colector de ese transistor.

Como la suma de las corrientes de T_1 y T_2 está acotada por la de la fuente de corriente (Io), si aumenta la corriente de T_2 disminuye la corriente de T_1 con lo que disminuye la corriente de base de T_6.

Por tanto disminuye la corriente de colector de T_6 con lo que la corriente por la resistencia de carga R_L tiende a disminuir restableciéndose la condición de equilibrio.

Si por lo contrario la tensión de salida disminuyera, se hiciera negativa, sucedería algo análogo pero en el sentido inverso.

Se trata entonces de una realimentación negativa en continua, la que estabiliza el valor de la tensión en el punto medio de los emisores de los transistores de salida.

8.8. Ganancia

La ganancia del amplificador realimentado está fijada por las resistencias R_{10} y R_{11}, el condensador C_3 es simplemente un desacople para la continua influyendo en la respuesta en baja frecuencia del amplificador.

Si se considera que el amplificador en cuestión se comporta como un amplificador operacional ideal, puede calcularse la ganancia del amplificador realimentado como se hace con un operacional en la configuración no inversora.

$$G = 1 + \frac{R_{10}}{R_{11}}$$

8.9. Respuesta en Frecuencia

El estudio de la respuesta en frecuencia lo dividiremos en dos partes, por un lado la respuesta en baja frecuencia y por el otro la respuesta en alta frecuencia .

8.9.1. Respuesta en Baja Frecuencia

Para estudiar la respuesta en baja frecuencia puede considerse al amplificador como si se tratará de un amplificador operacional ideal, realimentado por las resistencias R_{10} y R_{11} y el condensador C_1, tal como lo vemos en la figura 59.

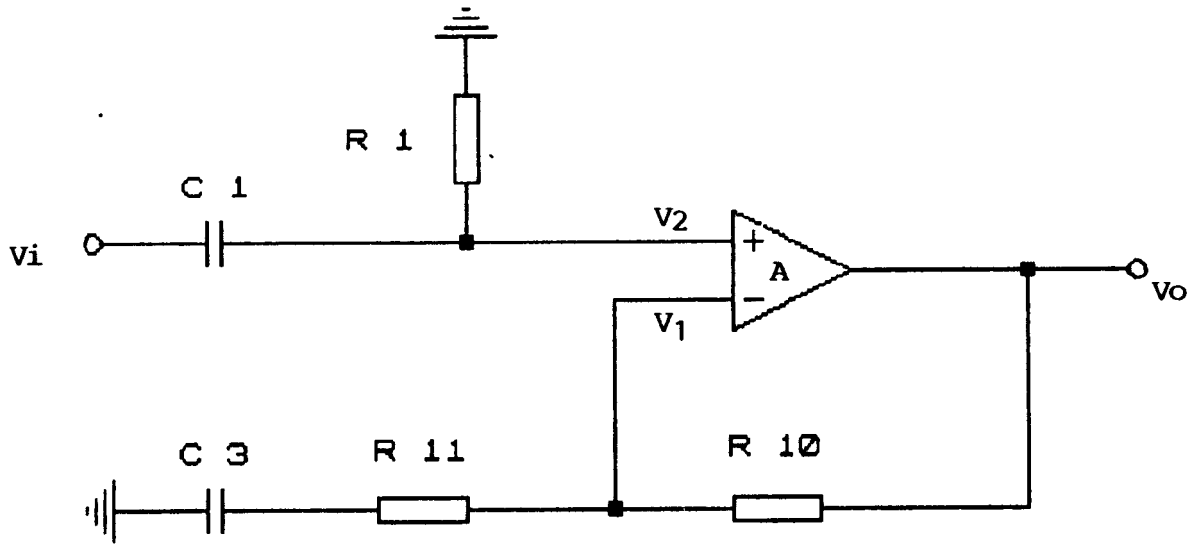


Fig. 59

Se calcula la ganancia del amplificador realimentado sabiendo que se cumple :

$$Vo = A \ (V_2 - V_1)$$

$$V_2 = Vi \ \frac{R_1}{R_1 + 1 / S C_3} \qquad V_1 = \frac{R_{11} + 1 / S C_3}{R_{10} + R_{11} + 1/ S C_3} \ Vo$$

$$V_2 = Vi \ \frac{S R_1 C_1}{1 + S C_1 R_1} \qquad V_1 = Vo \ \frac{1 + S C_3 R_{11}}{1 + S C_3 (R_{10} + R_{11})}$$

$$Vo = A \ (V_2 - V_1) = A \ [Vi \ \frac{S R_1 C_1}{1 + S C_1 R_1} - Vo \ \frac{1 + S C_3 R_{11}}{1 + S C_3 (R_{10} + R_{11})}]$$

$$Vo = \left(\frac{1}{A} + \frac{1 + S\,C_3\,R_{11}}{1 + S\,C_3\,(R_{10} + R_{11})} \right) = Vi\,\frac{S\,C_1\,R_1}{1 + S\,C_1\,R_1}$$

Si $A >> 1$ resulta entonces,

$$\frac{Vo}{Vi} = \frac{S\,C_1\,R_1\,[\,1 + S\,C_3\,(R_{10} + R_{11})\,]}{(\,1 + S\,C_3\,R_{11}\,)(\,1 + S\,C_1\,R_1\,)}$$

haciendo que se cumpla:

$$C_1\,R_1 = C_3\,(R_{10} + R_{11})$$

se cancela un Cero con un Polo y ahora al igual que se hace con los amplificadores operacionales, para minimizar el efecto de la corriente de Offset, se elige :

$$R_{10} = R_{11}$$

de donde resulta ;

$$C1 = C_3\,\left(1 + \frac{R_{11}}{R_{10}}\right) \quad \text{y como} \quad \frac{R_{11}}{R_{10}} << 1$$

puede tomarse como solución práctica $C_1 = C_3$.

Con estas condiciones, cancelación cero polo, y $C_1 = C_3$, la transferencia resulta asi:

$$\frac{Vo}{Vi} = \frac{S\,C_1\,R_1}{(\,1 + S\,C_3\,R_{11}\,)}$$

Tiene un "cero" en cero y un "polo" en :

$$W = \frac{1}{C_3\,R_{11}}$$

$$\frac{Vo}{Vi} = \frac{S\,C_3\,(\,1 + R_{11}/R_{10}\,)\,R_{10}}{(\,1 + S\,C_3\,R_{11}\,)}$$

para S ===> oo $\quad \dfrac{Vo}{Vi} = 1 + \dfrac{R_{10}}{R_{11}}$

La curva de respuesta en frecuencia tendrá el siguiente aspecto:

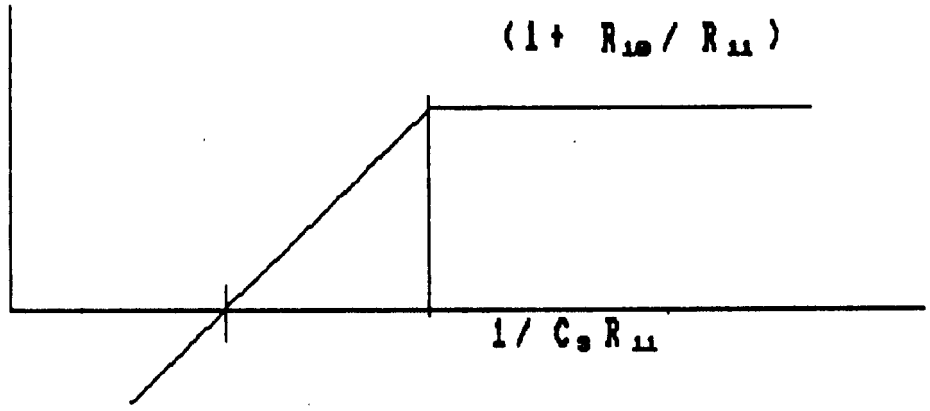


Fig. 60

Para la determinación de la frecuencia de corte inferior interesa solamente la influencia del polo, por lo que puede calcularse el condensador C_3 con la fórmula siguiente.

$$C_3 = \frac{1}{W\ R_{11}}$$

Consideramos como ejemplo que la ganancia del amplificador fuera del orden de los 30 dB. y que elegimos R_1 y R_{10} iguales, por ejemplo de 22 K.

a 30 dB. le corresponde una ganancia en tensión de 31.62 por lo tanto si R_{10} = 22 K puede calcularse R_{11}

R_{11} = 22 / 30.62 = 0.72 K

el valor estándar más próximo es 680 ohms. elegimos R_{11} = 680 ohms. y calculamos la nueva ganancia.

A = 1 + 22 / 0.68 = 33.35 y en dB. resulta 30.46 dB.

si se quiere que la frecuencia de corte inferior sea de 10 Hz. C_3 se puede calcular asi:

C_3 > 1 / 680 * 2 * II * 10 = 23.4 uF.

Valor elegido 25 uF.

El valor del condensador C_1 será el mismo que el de C_3, 25 uF.

8.9.2.. Respuesta en Alta Frecuencia

La respuesta en alta frecuencia estará determinada prácticamente por el polo dominante que introduce el condensador C_M, condensador colocado entre la base y el colector de Driver.

El circuito equivalente que debe analizarse para el cálculo de este condensador es el que se muestra en la figura 61.

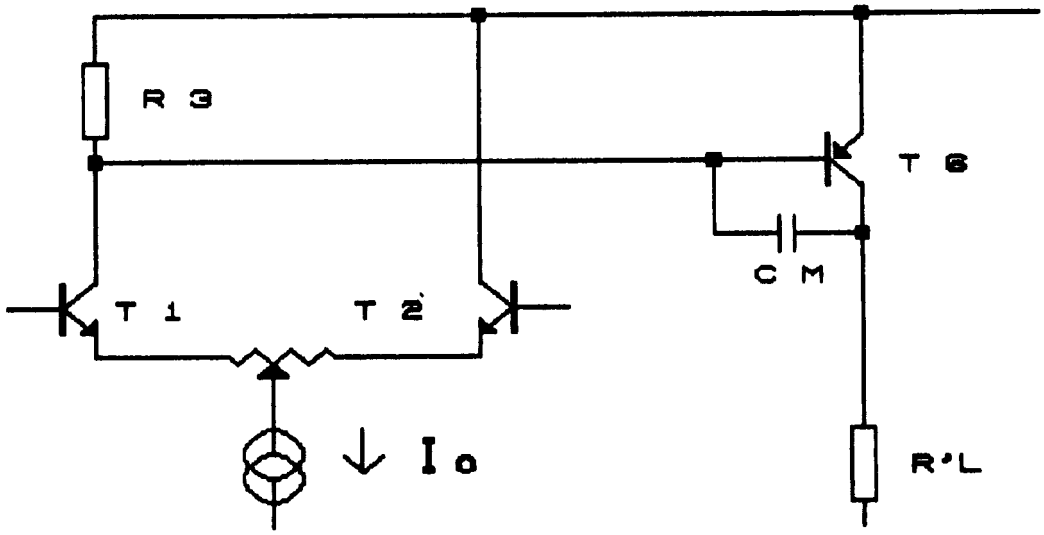


Fig. 61

El diferencial está cargado con un circuito R C tal como se muestra en la figura 62.

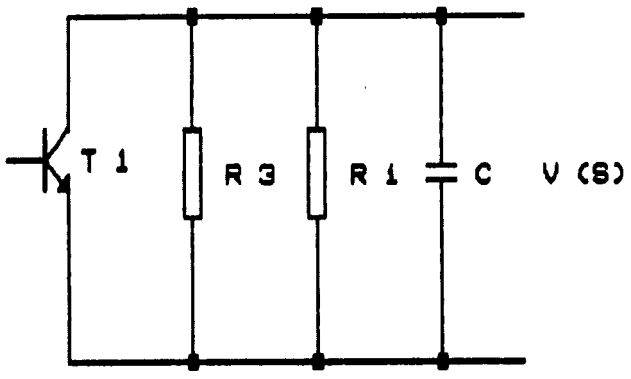


Fig. 62

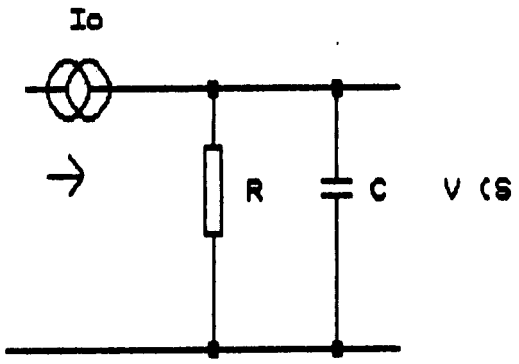


Fig. 63

CAPITULO 8

Analizaremos la respuesta al escalón, para lo que se supondrá que toda la corriente de la fuente de corriente del diferencial de entrada pasa por el colector de T_1, ($I_{c1} = Io$)

Del circuito de a figura 63 tenemos :

$$V(S) = \frac{Io}{S} \frac{R}{(1 + S C R)}$$

con $R = R_3 // h_{ie6}$ $C = C_M (1 + g_{m6} R'_L)$

$R'_L = R_L * h_{fe8} * h_{fe7}$

$$V(S) = \frac{R Io}{C R} \frac{1}{S (S + S_1)} \qquad S_1 = 1 / C R$$

$$\frac{1}{S (S + S_1)} = \frac{A}{S} + \frac{B}{S + S_1} \qquad A (S + S_1) + B S = 1$$

$(A + B) S = 0$ $A S_1 = 1$ $A = 1 / S_1 = C R$

$B = - A = C R$

$$V(S) = R Io (\frac{1}{S} - \frac{1}{S + S_1})$$

$V(t) = R Io [1 - exp. - (S_1 t)]$

para t ===> oo $V(oo) = R Io$

$$Y(t) = \frac{V(t)}{V(oo)} = 1 - exp. - (t / R C)$$

la figura 64 representa la curva Y (t)

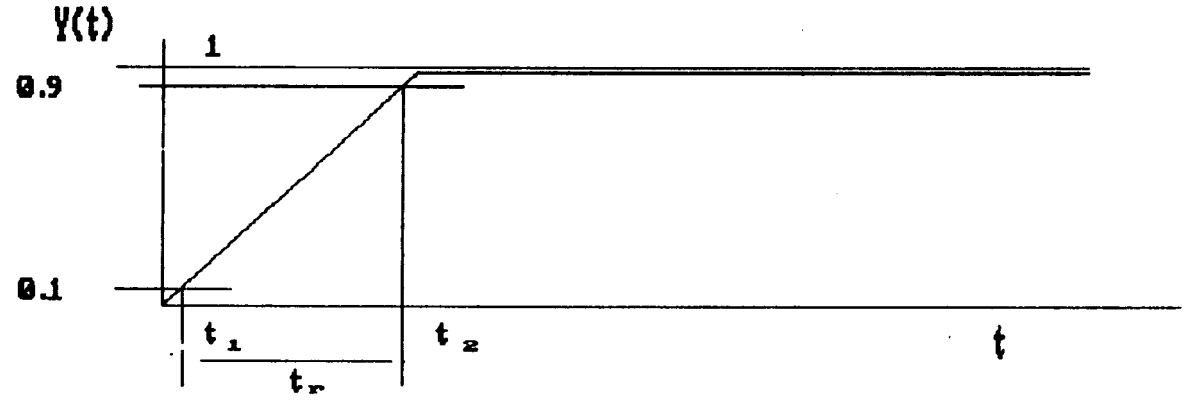


Fig. 64

Puede calcularse entonces el tiempo de subida evaluando como siempre, entre el 10 % y el 90 %

$$V(t_1) = 0.1 \qquad V(t_2) = 0.9$$

$$0.1 = 1 - \exp. - (t_1 / R\,C) \quad ====> \quad \exp. - (t_1 / R\,C) = 0.9$$

$$t_1 = - R\,C\ L\ 0.9 \qquad t_2 = - R\,C\,L\ 0.1$$

$$tr = t_2 - t_1 = - R\,C\ (\ L\ 0.1 - L\ 0.9\ ) = R\,C\,L\ 9 = 2.2\ R\,C$$

$$tr = 2.2\ R\,C$$

Para asociar el tiempo de subida con el ancho de banda de amplificador es necesario calcular el **Slew - Rate.**

Slew-Rate

Por definición el Slew-Rate es el parámetro que vincula la máxima excursión con el tiempo en que demora la salida del amplificador en alcanzarla. Está directamente vinculado este parámetro con la distorsión que tendria una onda sinusoidal, a la salida del amplificador, de amplitud igual a la máxima excursión y de una frecuencia tal que la pendiente de la tangente en cero coincida con el Slew-Rate.

El resultado de esto será la máxima frecuencia que puede amplificarse a la máxima excursión y sin distorsión.

Para estimar el tiempo de subida necesario para que esto sea posible nos obliga en primer lugar a especificar cual es la máxima frecuencia que nos interesa amplificar a máxima excursión y sin distorsión

Si el amplificador tiene un cierto Slew-Rate (Sr) la frecuencia máxima (f_2) que puede amplificar a máxima excursión y sin distorsión , estará dada por :

$$f2 = \frac{Sr}{2\ II\ V_L}$$

de la definición del Slew-Rate :

$$Sr = \frac{V_L}{T_R}$$

donde T_R es el tiempo de subida .

En el párrafo anterior calculamos el tiempo de subida para un escalón unitario el que resultó ser :

$$tr = 2.2\ R\ C$$

para un escalón de amplitud V_L el tiempo de subida resultará ser:

$$T_R = \frac{V_L\ tr}{1\ V.}$$

de donde resulta :

$$2.2\ V_L\ R\ C = T_R = \frac{V_L}{Sr} = \frac{1}{2\ II\ f_2}$$

$$R\ C = \frac{1}{2 * 2.2 * II * f_2}$$

Queda ahora en manos del diseñador la elección de los distintos parámetros para ajustar su circuito a las características especificadas .

****

APENDICE I

CALCULO DEL CONDENSADOR DEL BOOTSTRAP

El circuito de la figura representa el circuito equivalente que se analizará para el cálculo del condensador del Bootstrap.

La influencia del transistor de salida se ha puesto de manifiesto mediante la corriente $I_1 * h_{FE}$ y la resistencia Ri.

Ambos componentes se han encerrado en un circulo en la figura A_1

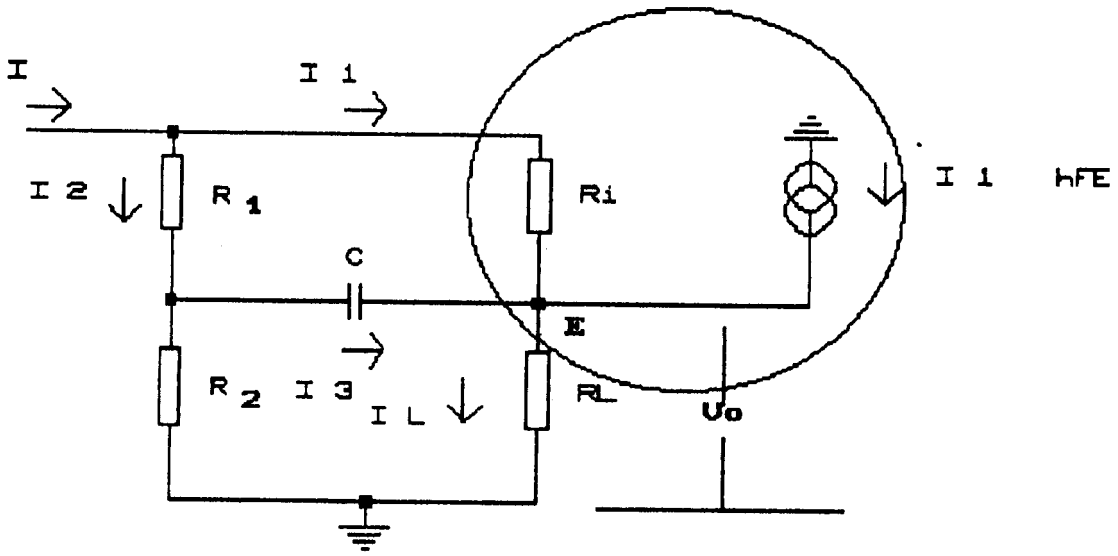


Fig. A_1

Se plantean las siguientes ecuaciones para el circuito :

1) $I = I_1 + I_2 \quad \Longrightarrow \quad I_1 = I - I_2$

2) $Vo = RL \; [\; I_1 \; (\; 1 + h_{FE} \;) + I_3 \;]$

3) $R_1 \; I_2 + R_2 \; (\; I_2 - I_3 \;) = Ri \; I_1 + Vo$

4) $R_2 \; (\; I_2 - I_3 \;) = I_3 \; / \; S \; C + Vo$

y las siguientes hipótesis :

$$R_1 >> Ri \qquad R_2 >> R_L \qquad h_{FE} >> 1$$

---

de 4)

$$R_2 \; I_2 - Vo = I_3 \; (\; 1/ \; SC + R_2 \;)$$

de donde I_3 resulta :

APENDICE I

$$I_3 = \frac{(R_2 \; I_2 - Vo) \; S \; C}{(1 + S \; C \; R_2)} \qquad (I)$$

---

de 3) y 4)

$$(R_1 + R_2) \; I_2 - R_2 \; I_3 = R_1 \; (I - I_2) + Vo$$

$$(R_1 + R_2 + Ri) \; I_2 - R_2 \; I_3 = Ri \; I + Vo$$

en la hipótesis de que $Ri << R_1$ resulta :

$$(R_1 + R_2) \; I_2 - R_2 \; I_3 = Ri \; I + Vo$$

$$I_3 = \frac{(R_1 + R_2) \; I_2 - Ri - Vo}{R_2} \qquad (II)$$

---

igualando (I) y (II) resulta :

$$\frac{(R_2 \; I_2 - Vo) \; S \; C}{(1 + S \; C \; R_2)} = \frac{(R_1 + R_2) \; I_2 - Ri - Vo}{R_2}$$

$$(R_2 \; I_2 - Vo) \; S \; C \; R_2 = [(R_1 + R_2) I_2 - Ri \; I - Vo](1 + S \; C \; R_2)$$

$$[S \; C \; R_2 - (R_1 + R_2)(1 + S \; C \; R_2)] \; I_2 = (Ri \; I + Vo)(1+S \; C \; R_2) +$$

$$+ Vo \; S \; C \; R_2$$

y operando resulta :

$$(R_1 + R_2)(1 + S \; C \; R) \; I_2 = Ri \; (1 + S \; C \; R_2) + Vo$$

$$R = R_1 \; // \; R_2$$

de donde se puede despejar I_2

$$I_2 = \frac{Ri \; (1 + S \; C \; R_2)I + Vo}{(R_1 + R_2)(1 + S \; C \; R)} \qquad (III)$$

I_3 resulta entonces

APENDICE I

$$I_3 = \frac{Ri\ (\ 1 + S\ C\ R_2\ )I + Vo}{R_2\ (\ 1 + S\ C\ R\ )} \longrightarrow \frac{(\ Ri + Vo\ )}{R_2} \qquad \text{(IV)}$$

---

de la ecuación (2)

$$Vo = R_L\ [(h_{FE} + 1)(I - I_2) + \frac{R_1 + R_2}{R_2} I_2 - \frac{(\ Ri\ I + Vo\ )}{R_2}] =$$

$$= R_L\ [(h_{FE} + 1) - \frac{Ri}{R_2}]\ I + [\frac{R_1 + R_2}{R_2} - (h_{FE} + 1)]\ I_2 - \frac{Vo}{R_2}]$$

$$Vo(1 + \frac{R_L}{R_2}) = R_L\ (h_{FE} + 1 - \frac{Ri}{R_2})\ I + [\frac{R_1 + R_2}{R_2} - (h_{FE} + 1)]\ I2$$

$$Vo(R_2 + R_L) = R_L\ ((h_{FE} + 1)\ R_2 - Ri\ )\ I + R_L\ (R_1 - h_{FE}\ R_2)\ I_2$$

Si se cumplen las siguientes condiciones:

$h_{FE} >> 1$, $Ri << R_1$, $R_2 >> R_L$ y si R_1 y R_2 son del mismo orden, resulta :

$$Vo\ R_2 = R_L\ (h_{FE} + 1)\ R_2\ I - R_L\ h_{FE}\ R_2\ I_2$$

$$Vo = R_L\ (h_{FE} + 1)\ I - R_L\ h_{FE}\ I_2$$

y sustituyendo I_2 por su valor resulta :

$$Vo = (R_L\ (h_{FE} + 1) - \frac{h_{FE}\ R_L\ Ri\ (1 + S\ C\ R_2)}{(R_1 + R_2)(1 + S\ C\ R)})I + \frac{h_{FE}\ R_L\ Vo}{(R_1 + R_2)(1 + SCR)}$$

$$Vo\ [(\ R_1 + R_2\ )(\ 1 + S\ C\ R\ ) - h_{FE}\ R_L\ Ri\ ] =$$

$$= I\ [\ R_L\ (\ h_{FE} + 1\ )(\ R_1 + R_2\ )\ R - h_{FE}\ R_L\ Ri\ R_2\ ]$$

$$\frac{Vo}{I} = \frac{[R_L\ (\ h_{FE} + 1\ )(\ R_1 + R_2\ ) - h_{FE}\ R_L\ Ri\ ]}{R_1 + R_2 + h_{FE}\ R_L + S\ C\ R\ (\ R_1 + R_2\ )} +$$

$$+ \frac{S\ C\ [\ R_L\ (\ h_{FE} + 1\ )(\ R_1 + R_2\ )\ R - h_{FE}\ R_L\ Ri\ R_2\ ]}{R_1 + R_2 + h_{FE}\ R_L + S\ C\ R\ (\ R_1 + R_2\ )}$$

operando y utilizando las mismas hipótesis anteriores

$$\frac{Vo}{I} = \frac{R_L\ h_{FE}\ [\ (\ R_1 + R_2 - Ri\ ) + S\ C\ (\ R_1 - Ri\ )\ R_2}{R_1 + R_2 + h_{FE}\ R_L + S\ C\ R_1\ R_2}$$

$$Ri << R_1 \quad \text{y si} \quad R_1 + R_2 \simeq h_{FE}\ R_L$$

tendremos

$$\frac{Vo}{I} = \frac{R_L\ h_{FE}\ (\ R_1 + R_2\ )(\ 1 + S\ C\ R\ )}{2\ (\ R_1 + R_2\ )(\ 1 + S\ C\ R/2\ )}$$

$$\frac{Vo}{I} = \frac{1}{2}\ R_L\ h_{FE}\ \frac{(\ 1 + S\ C\ R\ )}{(\ 1 + S\ C\ R/2\ )}$$

La transferencia (Vo / I) presenta un cero y un polo separados una octava, el cero está en :

$$\text{Cero} \quad Wc = \frac{1}{C\ R} \quad \text{y el polo} \quad Wp = \frac{2}{C\ R}$$

En estas condiciones podemos dimensionar el condensador C del Bootstrap de tal modo que introdusca un polo a la frecuencia más baja que queremos amplificar .

$$W_p = \frac{2}{C\ R} \qquad \text{con} \quad R = R_1\ //\ R_2$$

APENDICE I

C O N C L U S I O N E S

Luego de desarrollar completamente las ecuaciones del circuito equivalente del Bootstrap ha podido comprobarse que la aproximación de comparar la reactancia del condensador con el paralelo de las dos resistencias de colector era correcta (Pág. 23 y permitia calcular en forma rápida un valor para ese condensador, que, lógicamente como ocurre para estas aproximaciones resulta algo sobredimensionado.

La otra conclusión importante que puede extraerse de este desarrollo es que el condensador del Bootstrap introduce un cero y un polo, que están separados solamente una octava, el cero introducido podria compensar perfectamente al polo que introduce el condensador de desacople de emisor del DRIVER.

De lograrse esa compensación, sumada a las efectuadas con anterioridad, prácticamente la respuesta en baja frecuencia del amplificador sin realimentación estaria limitada por el condensador del Bootstrap, pues el resto de los condensadores que no pudieron compensarse, (ver circuito pag. 56 bis.) C_3 y C_4 no son condensadores que deban ser demasiado grandes. (Cap. 6; Pág. 64 y 65 ; Cap. 7; Pág 72 y sig.).

El condensador de la compensación en alta frecuencia , polo dominante, también se coloca en la etapa Excitadora, DRIVER, por tanto puede decirse que el buen diseño de esta etapa es la clave para que el amplificador tenga una buena performance, pues sus principales caracteristicas, tales como excursión y respuesta en frecuencia (tanto en baja como en alta) dependen de esta etapa.

BIBLIOGRAFIA RECOMENDADA

BREHMER, K.E.; WIESER, J.B.- Large swing CMOS power amplifier. "IEEE J.Solid State Circuits" v.SC-18, nº6 dec.1983 p.624-629

CORDELL, R.R.- MOSFET power amplifier with error correction. "J.Audio Eng. Soc." v.32, nº1-2 Jan-Feb. 1984 p.2-17.

FISHER, J.A.- High performance CMOS power amplifier. "J.Solid State Circuits" v.SC-20, nº6 dec.1985 p.1200-1205.

HAWKSFORD, M.J.- Optimization of the amplified diode bias circuit for audio amplifiers. "J. Audio Eng.Soc." v.32, nº1-2 Jan-Feb. 1984 p.31-33.

HOOD, J.L.Linsley- Symmetry in audio amplifier circuitry. "Electron.Wireless World" v.91, nº1587 Jan.1985 p.31-34.

KAZIMIERCZUK, M.; SOKAL, N.O.- Cause of instability of power amplifier with parallel connected power transistors. "IEEE J. Solid State Circuits" v.SC-19, nº4 Aug.1984 p.541-542.

MAHER, B.- Novel bias design for complementary amplifiers. "J.Electr.Eng.Aust." v.4, nº3 Sep.1984 p.216-218.

SANDSTROM, T.- Distortion in class AB power amplifiers. "J.Audio Eng.Soc." v.31, nº11 Nov.1983 p.858861.

WIDLAR, R.; YAMATAKE, M.- High power OP AMP.provides diverse circuit functions. "EDN" v.31, nº11 May 29 1986. 13 p. between p.185 and 200.

ZAVRAZHNOV, Yu.V.- Stability of FET power amplifiers. "Telecommun.Radio Eng." v.37-38, nº10 Oct.1983 p.36-40.

BIBLIOGRAFIA CONSULTADA

MILLMAN, J.; HALKIAS, Ch.C.- Electrònica integrada. Barcelona : Hispano-Europea, 1976. 917 p.

MILLMAN, J.; TAUB, H.- Circuitos de pulsos, digitales y de conmutaciòn. Madrid : Editorial del Castillo, 1974. 912 p.

MOTOROLA SEMICONDUCTOR PRODUCTS- Diseño de circuitos de audio con pares complementarios de silicio. Buenos Aires : Radio Chassis, 1973. 156 p.

RADIO CORPORATION OF AMERICA.- Circuitos de potencia de estado sòlido: manual para proyectistas SP-52. Buenos Aires: Arbò, 1975. 679 p.

SCHILLING, D.L.- Circuitos electrònicos discretos e integrados. 2a.ed. Barcelona : Marcombo, 1985. 794 p.

TEXAS INSTRUMENT INC.- Transistor circuit design. New York : McGraw-Hill, 1963. 523 p.